

采用 SOT-23-6 封装、带 EEPROM 存储器的 12 位数模转换器

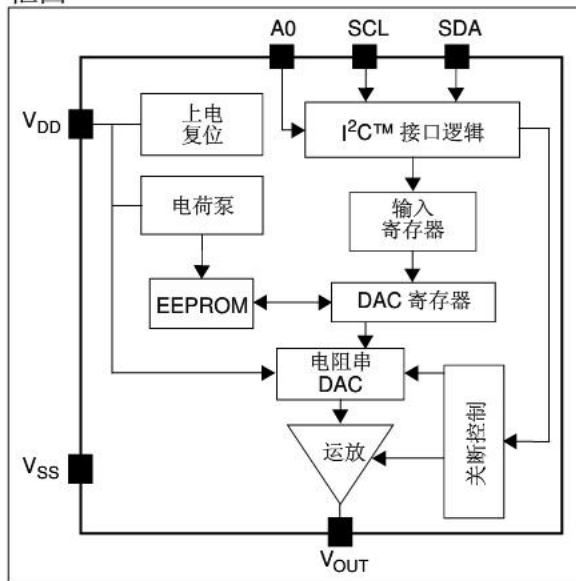
特性

- 12 位分辨率
- 片上非易失性存储器 (EEPROM)
- ± 0.2 LSB DNL (典型值)
- 外部 A0 地址引脚
- 正常或关断模式
- 快速的稳定时间: 6 μ s (典型值)
- 外部参考电压 (V_{DD})
- 轨到轨输出
- 低功耗
- 单电源工作: 2.7V 至 5.5V
- I²C™ 接口:
 - 8 个可用地址
 - 标准 (100 kbps)、快速 (400 kbps) 和高速 (3.4 Mbps) 模式
- 6 引脚小型 SOT-23 封装
- 扩展级温度范围: -40°C 至 +125°C

应用

- 设定点或失调微调
- 传感器校准
- 闭环伺服控制
- 低功耗便携式仪表
- PC 外设
- 数据采集系统

框图



概述

MCP4725 是低功耗、高精度、单通道的 12 位缓冲电压输出数模转换器 (Digital-to-Analog Convertor, DAC), 具有非易失性存储器 (EEPROM)。其片上精密输出放大器使其能够达到轨到轨模拟输出摆幅。

用户可以使用 I²C 接口命令将 DAC 输入和配置数据烧写到非易失性存储器 (EEPROM)。非易失性存储器功能使得 DAC 器件在断电期间仍能保持 DAC 输入代码, 且 DAC 输出在上电后立即可用。当 DAC 器件用作网络中其他器件的支持器件时, 此功能非常有用。

该器件包括用于确保可靠上电的上电复位 (Power-On-Reset, POR) 电路和用于为 EEPROM 提供编程电压的片上电荷泵。DAC 参考电压由 V_{DD} 直接驱动。在关断模式下, 可对输出放大器进行配置, 以提供已知的低、中和高电阻输出负载。

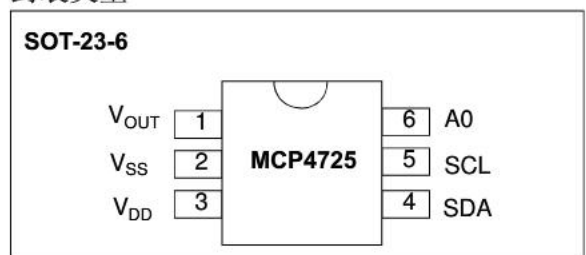
MCP4725 具有外部 A0 地址位选择引脚。此 A0 引脚可连接用户应用电路板的 V_{DD} 或 V_{SS} 。

MCP4725 具有 2 线型 I²C 兼容串行接口, 可用于标准 (100 kHz)、快速 (400 kHz) 或高速 (3.4 MHz) 模式。

MCP4725 是适用于设计简易且外形小巧的应用的理想 DAC 器件, 且适用于要求在断电期间保存 DAC 器件设置的应用。

器件采用 6 引脚小型 SOT-23 封装。

封装类型



MCP4725

注:

1.0 电气特性

绝对最大额定值 †

V_{DD}	6.5V
所有输入和输出相对于 V_{SS} 的电压	-0.3V 至 $V_{DD}+0.3V$
输入引脚上的电流	± 2 mA
电源引脚上的电流	± 50 mA
输出引脚上的电流	± 25 mA
存储温度	-65°C 至 +150°C
施加电源时的环境温度	-55°C 至 +125°C
所有引脚上的 ESD 保护	≥ 6 kV HBM, $\geq 400V$ MM
最大结温 (T_J)	+150°C

电气特性

电气规范：除非另外声明，否则所有参数符合以下条件： $V_{DD} = +2.7V$ 至 $5.5V$ ， $V_{SS} = 0V$ ， $R_L = 5\text{ k}\Omega$ (V_{OUT} 与 V_{SS} 之间)， $C_L = 100\text{ pF}$ ， $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ 。典型值为 $+25^\circ\text{C}$ 时测得。

参数	符号	最小值	典型值	最大值	单位	条件
电源要求						
工作电压	V_{DD}	2.7		5.5	V	
电源电流	I_{DD}	—	210	400	μA	数字输入引脚接地，输出引脚 (V_{OUT}) 未连接 (未加负载)，代码 = 000h
关断电流	I_{DDP}	—	0.06	2.0	μA	$V_{DD} = 5.5V$
上电复位阈值电压	V_{POR}	—	2	—	V	
直流精度						
分辨率	n	12	—	—	位	代码范围 = 000h 至 FFFh
INL 误差	INL	—	± 2	± 14.5	LSB	注 1
DNL	DNL	-0.75	± 0.2	± 0.75	LSB	注 1
失调误差	V_{OS}		0.02	0.75	% FSR	代码 = 000h
失调误差漂移	$\Delta V_{OS}/^\circ\text{C}$	—	± 1	—	ppm/ $^\circ\text{C}$	-45°C 至 +25°C
		—	± 2	—	ppm/ $^\circ\text{C}$	+25°C 至 +85°C
增益误差	G_E	-2	-0.1	2	% FSR	代码 = FFFh，不包括失调误差
增益误差漂移	$\Delta G_E/^\circ\text{C}$	—	-3	—	ppm/ $^\circ\text{C}$	
输出放大器						
相位裕量	ρ_M	—	66	—	角度 ($^\circ$)	$C_L = 400\text{ pF}$ ， $R_L = \infty$
容性负载稳定性	C_L	—	—	1000	pF	$R_L = 5\text{ k}\Omega$ ，注 2
斜率	SR	—	0.55	—	V/ μs	
短路电流	I_{SC}	—	15	24	mA	$V_{DD} = 5V$ ， $V_{OUT} = \text{接地}$
输出电压稳定时间	T_S	—	6	—	μs	注 3

- 注 1：测试代码范围：100 至 4000。
 2：此参数仅为设计参数，未经 100% 测试。
 3：当代码从满量程的 1/4 变化到 3/4 (400h 至 C00h) 时，在最终值的 1/2 LSB 内。
 4：外部地址选择引脚 (A0 引脚) 的逻辑状态。

MCP4725

电气特性 (续)

电气规范：除非另外声明，否则所有参数符合以下条件： $V_{DD} = +2.7V$ 至 $5.5V$ ， $V_{SS} = 0V$ ， $R_L = 5\text{ k}\Omega$ (V_{OUT} 与 V_{SS} 之间)， $C_L = 100\text{ pF}$ ， $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ 。典型值为 $+25^\circ\text{C}$ 时测得。

参数	符号	最小值	典型值	最大值	单位	条件
上电时间	T_{PU}	—	2.5	—	μs	$V_{DD} = 5V$
		—	5	—	μs	$V_{DD} = 3V$ 退出关断模式，从 I ² C 命令的 ACK 脉冲下降沿启动。
直流输出阻抗	R_{OUT}	—	1	—	Ω	正常模式 (V_{OUT} 与 V_{SS} 之间)
		—	1	—	$\text{k}\Omega$	关断模式 1 (V_{OUT} 与 V_{SS} 之间)
		—	100	—	$\text{k}\Omega$	关断模式 2 (V_{OUT} 与 V_{SS} 之间)
		—	500	—	$\text{k}\Omega$	关断模式 3 (V_{OUT} 与 V_{SS} 之间)
用于装载 EEPROM 的电源电压上电斜升率	V_{DD_RAMP}	1	—	—	V/ms	仅用于验证。
动态性能						
主要代码跳变毛刺		—	45	—	nV-s	在主要跳变 (800h 至 7FFh) 的 1 LSB 内变化 (注 2)
数字馈通		—	<10	—	nV-s	注 2
数字接口						
输出低电压	V_{OL}	—	—	0.4	V	$I_{OL} = 3\text{ mA}$
输入高电压 (SDA 和 SCL 引脚)	V_{IH}	$0.7V_{DD}$	—	—	V	
输入低电压 (SDA 和 SCL 引脚)	V_{IL}	—	—	$0.3V_{DD}$	V	
输入高电压 (A0 引脚)	V_{A0-HI}	$0.8V_{DD}$	—	—		注 4
输入低电压 (A0 引脚)	V_{A0-IL}	—	—	$0.2V_{DD}$		注 4
输入漏电流	I_{LI}	—	—	± 1	μA	SCL = SDA = A0 = V_{SS} 或 SCL = SDA = A0 = V_{DD}
引脚电容	C_{PIN}	—	—	3	pF	注 2
EEPROM						
EEPROM 写时间	T_{WRITE}	—	25	50	ms	EEPROM 写 14 个位的时间
数据保持时间		—	200	—	年	在 $+25^\circ\text{C}$ 时 (注 2)
耐擦写次数		1	—	—	百万次擦写周期	在 $+25^\circ\text{C}$ 时 (注 2)

注 1：测试代码范围：100 至 4000。

2：此参数仅为设计参数，未经 100% 测试。

3：当代码从满量程的 1/4 变化到 3/4 (400h 至 C00h) 时，在最终值的 1/2 LSB 内。

4：外部地址选择引脚 (A0 引脚) 的逻辑状态。

温度特性

电气特性：除非另外声明，否则所有参数符合以下条件： $V_{DD} = +2.7V$ 至 $+5.5V$ ， $V_{SS} = GND$ 。						
参数	符号	最小值	典型值	最大值	单位	条件
温度范围						
指定温度范围	T_A	-40	—	+125	°C	
工作温度范围	T_A	-40	—	+125	°C	
存储温度范围	T_A	-65	—	+150	°C	
封装热阻						
热阻，6L-SOT-23	θ_{JA}	—	190.5	—	°C/W	

MCP4725

注:

2.0 典型性能曲线

注：此“注”后的图表为基于有限数量样本的统计结果，仅供参考。所列出的性能特性未经测试，不做任何保证。一些图表中列出的数据可能超出规定的工作范围（如：超出了规定的电源范围），因此不在担保范围内。

注：除非另外声明，否则所有参数符合以下条件： $T_A = +25^\circ\text{C}$ ， $V_{DD} = +5.0\text{V}$ ， $V_{SS} = 0\text{V}$ ， $R_L = 5\text{ k}\Omega$ （连接至 V_{SS} ）， $C_L = 100\text{ pF}$ 。

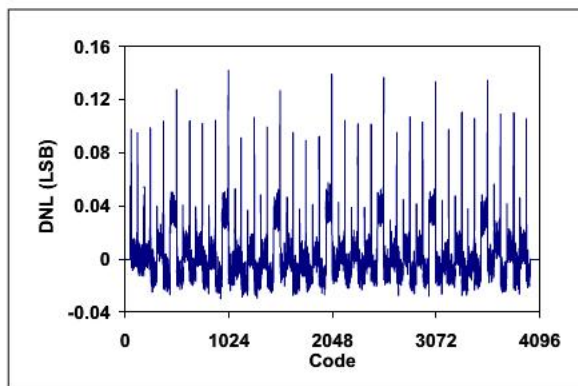


图 2-1: DNL—代码曲线
($V_{DD} = 5.5\text{V}$)

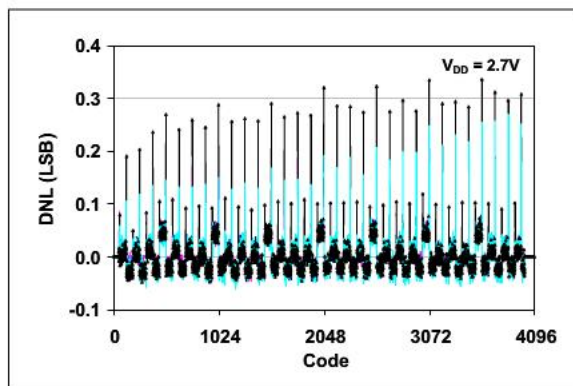


图 2-4: DNL—代码和温度曲线
($T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$)

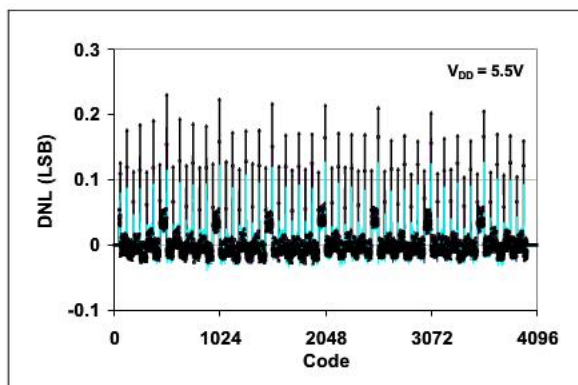


图 2-2: DNL—代码和温度曲线
($T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$)

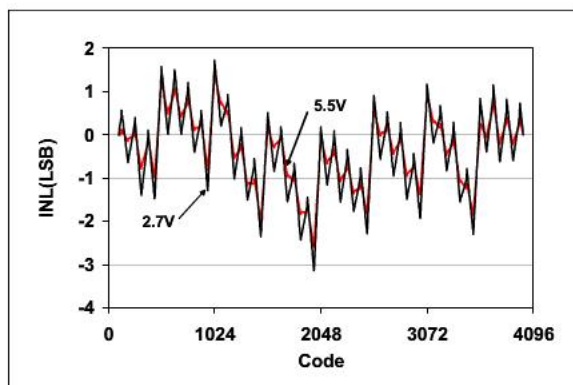


图 2-5: INL—代码曲线

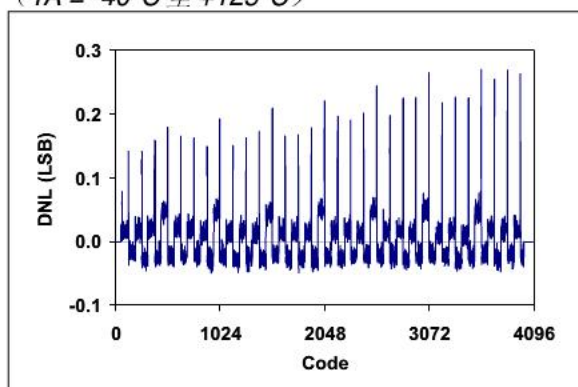


图 2-3: DNL—代码曲线
($V_{DD} = 2.7\text{V}$)

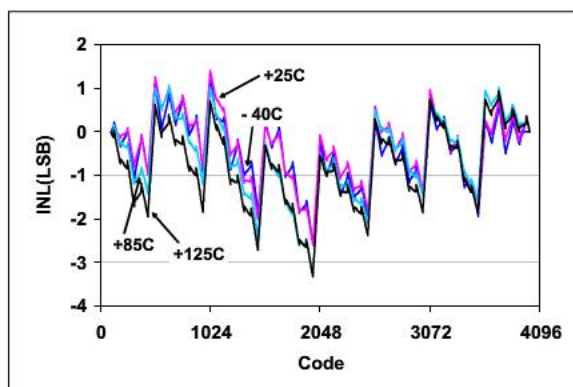


图 2-6: INL—代码和温度曲线
($V_{DD} = 5.5\text{V}$)

MCP4725

注：除非另外声明，否则所有参数符合以下条件： $T_A = +25^\circ\text{C}$ ， $V_{DD} = +5.0\text{V}$ ， $V_{SS} = 0\text{V}$ ， $R_L = 5\text{ k}\Omega$ （连接至 V_{SS} ）， $C_L = 100\text{ pF}$ 。

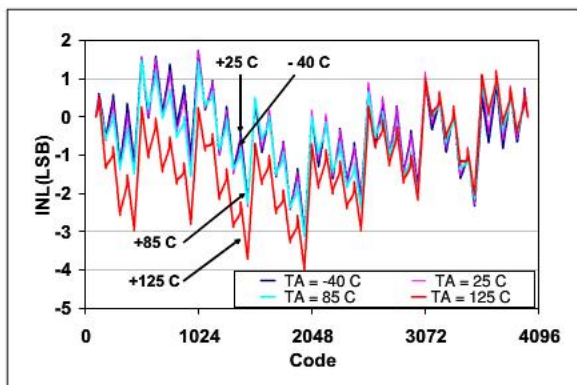


图 2-7: INL—代码和温度曲线
($V_{DD} = 2.7\text{V}$)

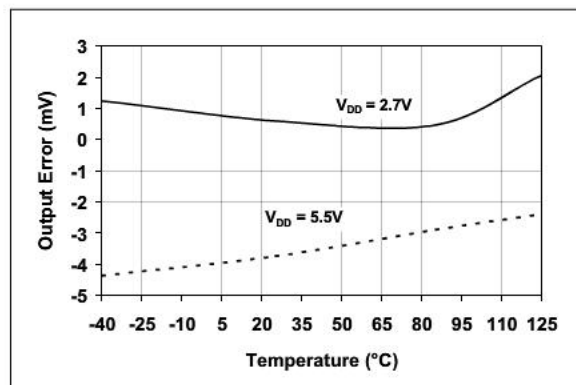


图 2-10: 输出误差—温度曲线
(代码 = 4000d)

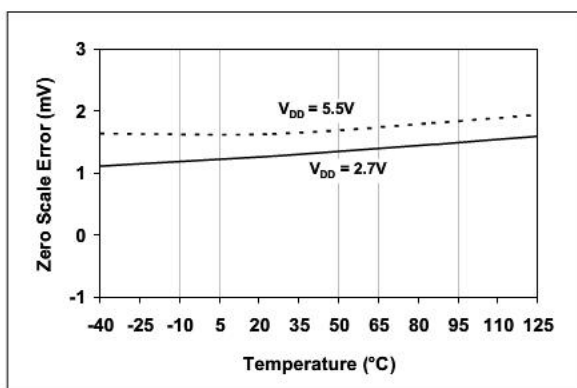


图 2-8: 零量程误差—温度曲线
(代码 = 000d)

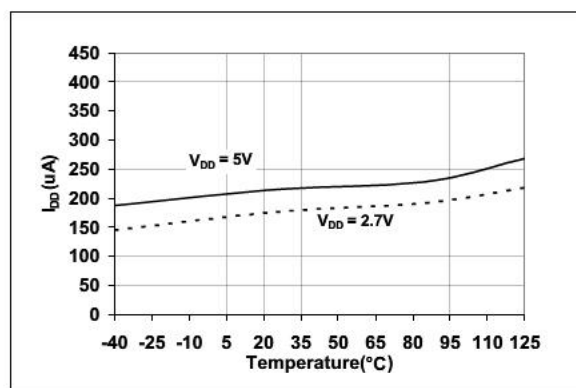


图 2-11: I_{DD} —温度曲线

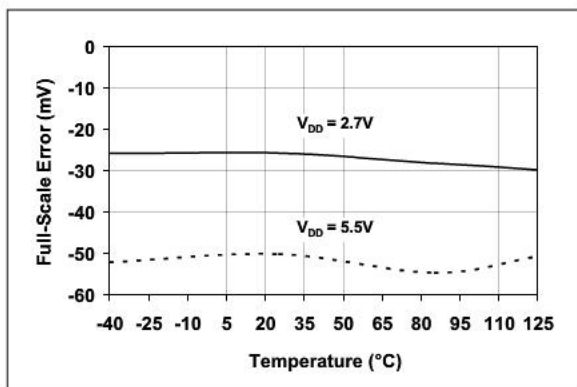


图 2-9: 满量程误差—温度曲线
(代码 = 4095d)

注：除非另外声明，否则所有参数符合以下条件： $T_A = +25^\circ\text{C}$ ， $V_{DD} = +5.0\text{V}$ ， $V_{SS} = 0\text{V}$ ， $R_L = 5\text{ k}\Omega$ （连接至 V_{SS} ）， $C_L = 100\text{ pF}$ 。

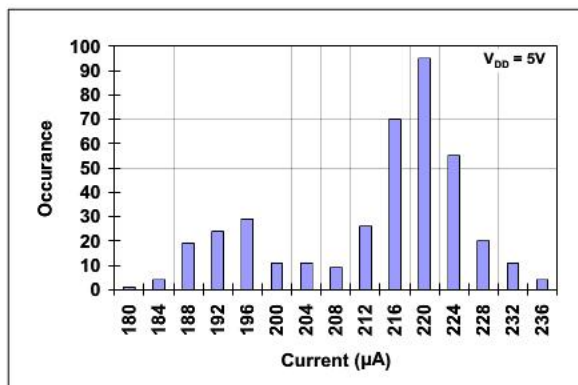


图 2-12: I_{DD} 直方图

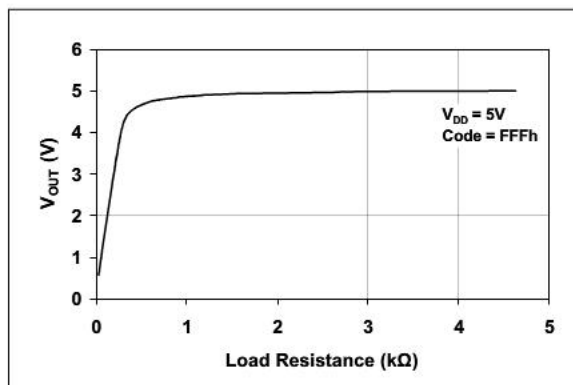


图 2-15: V_{OUT} —阻性负载曲线

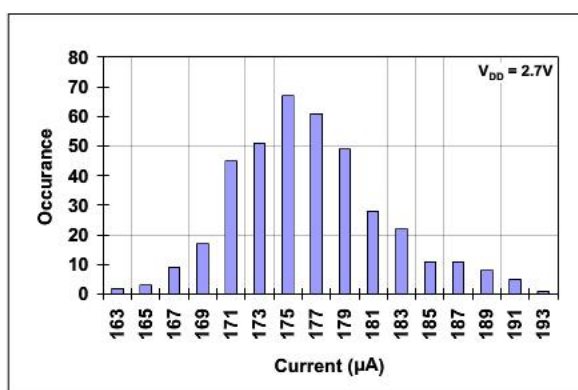


图 2-13: I_{DD} 直方图

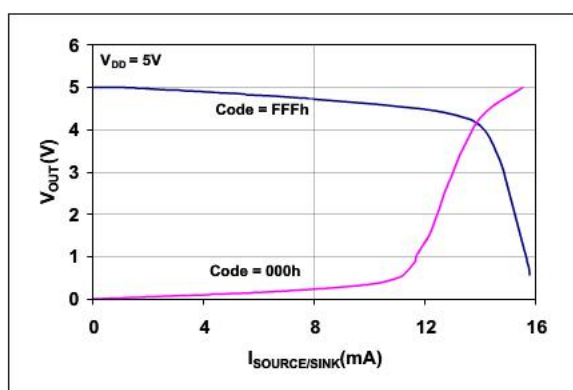


图 2-16: 灌拉电流能力曲线

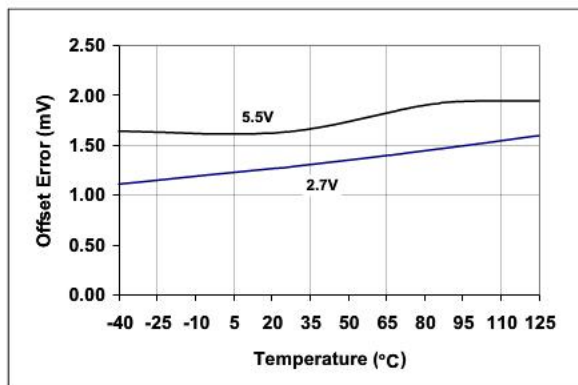


图 2-14: 失调误差—温度和 V_{DD} 曲线

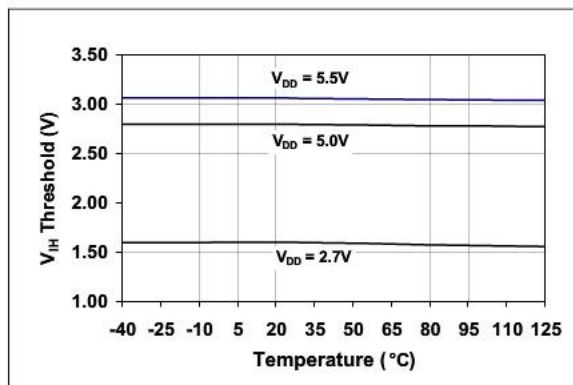


图 2-17: V_{IN} 高电平阈值—温度和 V_{DD} 曲线

MCP4725

注：除非另外声明，否则所有参数符合以下条件： $T_A = +25^\circ\text{C}$ ， $V_{DD} = +5.0\text{V}$ ， $V_{SS} = 0\text{V}$ ， $R_L = 5\text{ k}\Omega$ （连接至 V_{SS} ）， $C_L = 100\text{ pF}$ 。

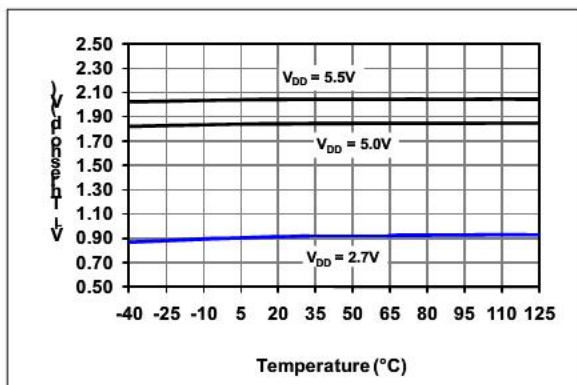


图 2-18: V_{IN} 低电平阈值—温度和 V_{DD} 曲线

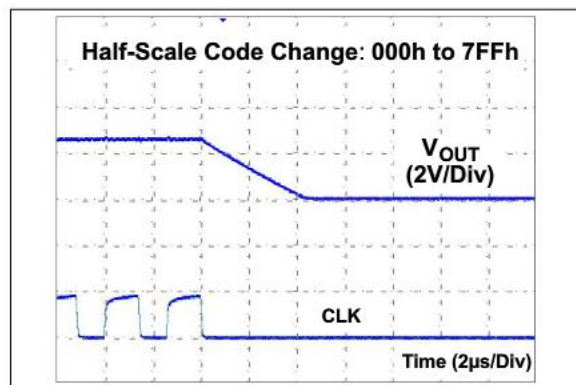


图 2-21: 半量程稳定时间

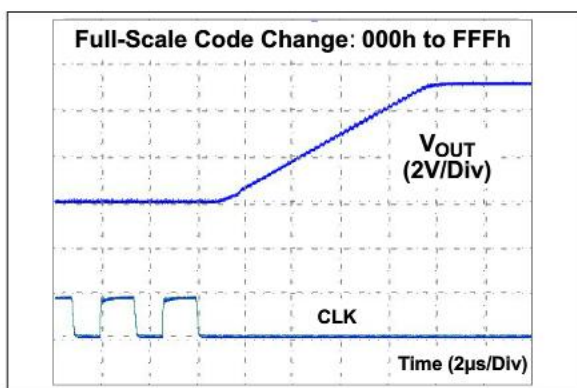


图 2-19: 满量程稳定时间

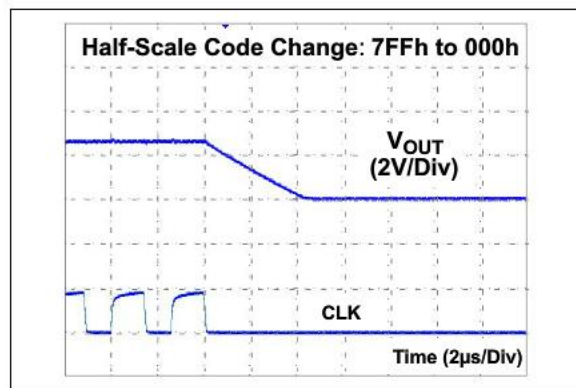


图 2-22: 半量程稳定时间

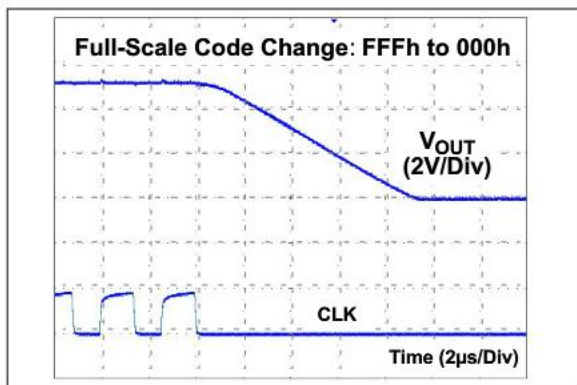


图 2-20: 满量程稳定时间

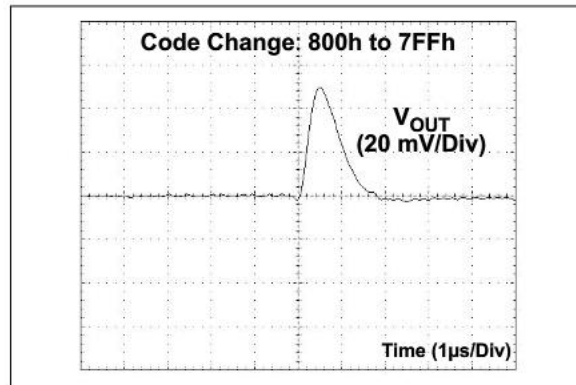


图 2-23: 代码变化毛刺

注：除非另外声明，否则所有参数符合以下条件： $T_A = +25^\circ\text{C}$ ， $V_{DD} = +5.0\text{V}$ ， $V_{SS} = 0\text{V}$ ， $R_L = 5\text{ k}\Omega$ （连接至 V_{SS} ）， $C_L = 100\text{ pF}$ 。

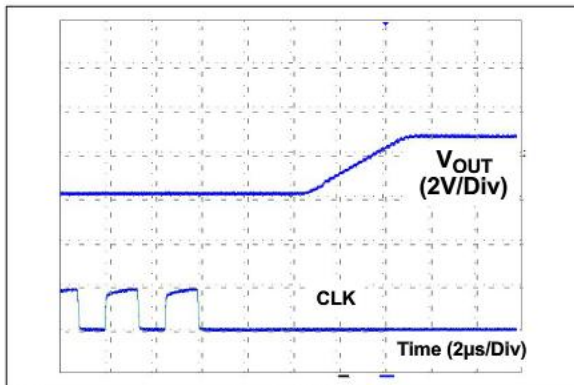


图 2-24: 退出关断模式

MCP4725

注:

3.0 引脚说明

表 3-1 中列出了引脚说明。

表 3-1: 引脚功能表

MCP4725	名称	说明
SOT-23		
1	V_{OUT}	模拟输出电压
2	V_{SS}	参考地
3	V_{DD}	电源电压
4	SDA	I ² C 串行数据
5	SCL	I ² C 串行时钟输入
6	A0	I ² C 地址位选择引脚（A0 位）。该引脚可连接到 V_{SS} 或 V_{DD} ，或由数字逻辑电平有效驱动。该引脚的逻辑状态决定了 I ² C 地址位的 A0 位。

3.1 模拟输出电压 (V_{OUT})

V_{OUT} 是 DAC 器件的模拟输出电压。DAC 输出放大器在 V_{SS} 至 V_{DD} 的范围内驱动此引脚。

3.2 电源电压 (V_{DD} 或 V_{SS})

V_{DD} 是该器件的电源引脚。 V_{DD} 引脚上的电压可用作电源输入以及 DAC 参考输入。 V_{DD} 引脚上的电源应尽可能干净，以提供好的 DAC 性能。

该引脚需要一个大约为 0.1 μ F 的旁路陶瓷电容接地。还推荐并联一个 10 μ F 的钽电容，以进一步削弱应用电路板上的高频噪声。电源电压 (V_{DD}) 必须保持在 2.7V 至 5.5V 的范围内，以进行正常操作。

V_{SS} 为地引脚，是器件的电流返回路径。用户必须通过低阻抗走线将 V_{SS} 引脚连接至地平面。如果在应用 PCB（印刷电路板）中提供了模拟地路径，强烈推荐将 V_{SS} 引脚连接到模拟地路径或用电路板上的模拟地平面进行隔离。

3.3 串行数据引脚 (SDA)

SDA 是 I²C 接口的串行数据引脚。SDA 引脚用于读写 DAC 寄存器和 EEPROM 数据。SDA 引脚是开漏 N 通道驱动器。因此，它需要一个从 V_{DD} 线到 SDA 引脚的上拉电阻。除了在启动和停止条件下以外，SDA 引脚上的数据在时钟信号的高电平期间必须稳定。SDA 引脚的高或低电平状态仅在 SCL 引脚上的时钟信号为低电平时改变。请参见第 7.0 节 “I²C 串行接口通信”，以了解 I²C 串行接口通信的更多信息。

3.4 串行时钟引脚 (SCL)

SCL 是 I²C 接口的串行时钟引脚。MCP4725 仅用作从器件，SCL 引脚仅接受外部串行时钟。来自主器件的输入数据在 SCL 时钟的上升沿移入 SDA 引脚，而 MCP4725 的输出发生在 SCL 时钟的下降沿。SCL 引脚是开漏 N 通道驱动器。因此，它需要一个从 V_{DD} 线到 SCL 引脚的上拉电阻。请参见第 7.0 节 “I²C 串行接口通信”，以了解 I²C 串行接口通信的更多详细信息。

3.5 器件地址选择引脚 (A0)

用户使用该引脚选择 A0 地址位。用户可将此引脚连接到 V_{SS} （逻辑 0）或 V_{DD} （逻辑 1），或由数字逻辑电平（例如 I²C 主器件输出）有效驱动。请参见第 7.2 节 “器件寻址”，以了解地址位的更多详细信息。

MCP4725

注:

4.0 术语

4.1 分辨率

分辨率就是划分满量程范围的 DAC 输出状态数。对于 12 位 DAC，分辨率为 2^{12} 或 DAC 代码范围为 0 至 4095。

4.2 LSB

最低有效位或两个连续代码之间的理想电压差。

公式 4-1:

$$LSB_{Ideal} = \frac{V_{REF}}{2^n} = \frac{(V_{Full\ Scale} - V_{Zero\ Scale})}{2^n - 1}$$

其中:

V_{REF} = 参考电压 = V_{DD} (在 MCP4725 中)。 V_{REF} 为理想的满量程电压范围
 n = 数字输入位数。
 (对于 MCP4725, $n = 12$)

4.3 积分非线性 (Integral Nonlinearity, INL) 或相对精度

INL 误差是实际代码跳变点及其相应的理想跳变点 (直线) 之间的最大偏差。图 2-5 显示了 MCP4725 的 INL 曲线。使用端点法进行计算。给定输入 DAC 代码处的 INL 误差按如下公式计算:

公式 4-2:

$$INL = \frac{(V_{OUT} - V_{Ideal})}{LSB}$$

其中:

V_{Ideal} = 代码 * LSB
 V_{OUT} = 在给定输入代码处测得的输出电压

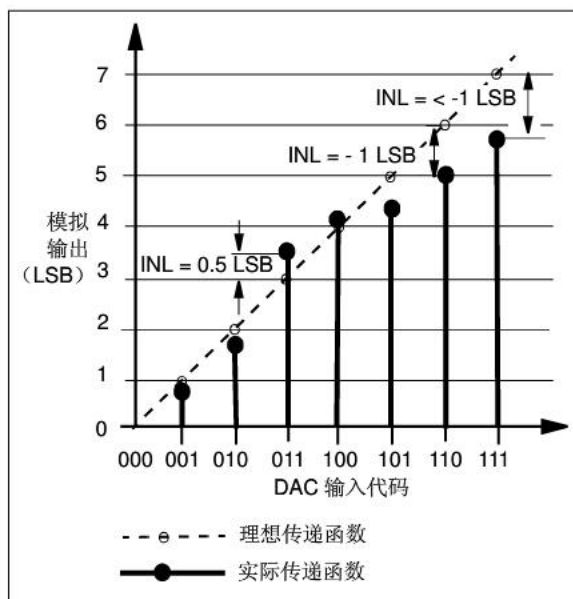


图 4-1: INL 精度

4.4 微分非线性 (Differential Nonlinearity, DNL)

微分非线性误差 (图 4-2) 是实际传递函数的代码之间步长大小的测量值。代码间的理想步长大小为 1 LSB。DNL 误差为零意味着每个代码正好是 1 LSB 宽。如果 DNL 误差小于 1 LSB，那么 DAC 可保证单调性输出且不会丢失代码。任何两个邻近代码之间的 DNL 误差按如下公式计算:

公式 4-3:

$$DNL = \frac{\Delta V_{OUT} - LSB}{LSB}$$

其中:

ΔV_{OUT} = 在两个邻近输入代码之间测得的 DAC 输出电压差。

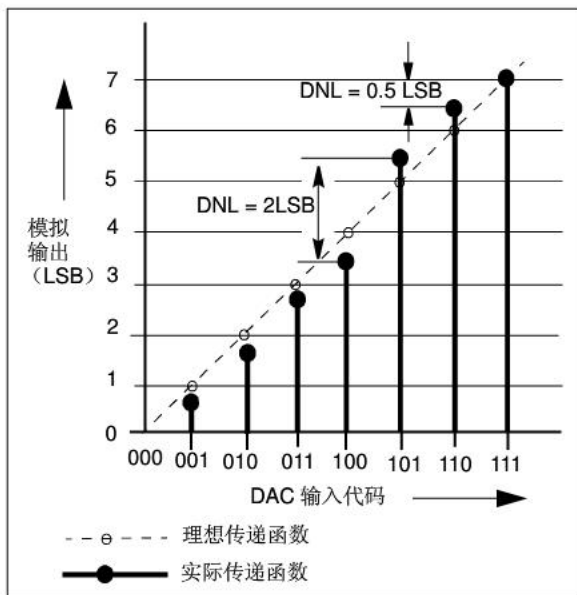


图 4-2: DNL 精度

4.5 失调误差

失调误差（图 4-3）是数字输入代码为零时输出电压与零电压之间的偏差。此误差对所有代码的影响是一样大的。在 MCP4725 中，失调误差在出厂时未经微调。但是，可以通过软件在应用电路中对它进行校准。

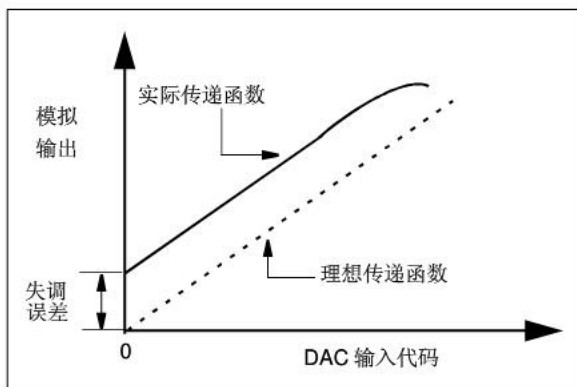


图 4-3: 失调误差

4.6 增益误差

增益误差（见图 4-4）是传递曲线上实际满量程输出电压与理想输出电压之差。增益误差是在消除失调误差（即满量程误差减去失调误差）后计算得到的。

增益误差表示实际传递函数斜率与理想传递函数斜率的匹配程度。增益误差通常用满量程的百分比（%FSR）或 LSB 表示。

在 MCP4725 中，增益误差在出厂时未经校准，且大部分增益误差是由代码范围超过 4000 的输出运算放大器饱和所产生的。对于需要增益误差规格小于 1% 最大值的应用而言，用户可以考虑使用 100 至 4000 之间的 DAC 代码，而不是使用整个代码范围（代码 0 至 4095）。代码范围在 100 至 4000 之间的 DAC 输出比满量程范围（0 至 4095）的线性度更好。可以通过软件在应用中校准增益误差。

4.7 满量程误差（Full-Scale Error, FSE）

满量程误差（图 4-4）是失调误差与增益误差的总和。它是在所有位均设置为 1（DAC 输入代码 = FFFh）时的理想 DAC 输出电压和测得的 DAC 输出电压之差。

公式 4-4:

$$FSE = \frac{(V_{OUT} - V_{Ideal})}{LSB}$$

其中:

$$V_{Ideal} = (V_{REF}) (1 - 2^{-n}) - V_{OFFSET}$$

$$V_{REF} = \text{参考电压。}$$

在 MCP4725 中， $V_{REF} = V_{DD}$

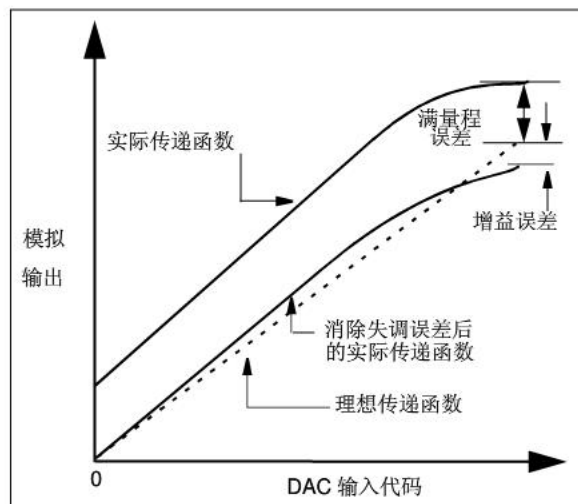


图 4-4: 增益误差和满量程误差

4.8 增益误差漂移

增益误差漂移是由于环境温度的变化而引起的增益误差变化。增益误差漂移通常用 ppm/°C 表示。

4.9 失调误差漂移

失调误差漂移是由于环境温度的变化而引起的失调误差变化。失调误差漂移通常用 ppm/°C 表示。

4.10 稳定时间

稳定时间指在规定的精度范围内，DAC 输出从代码跳变开始到其新的输出值稳定所需的时间延迟。在 MCP4725 中，稳定时间是从 DAC 代码从 400h 变为 C00h 开始直到 DAC 输出到达其最终值（在 0.5 LSB 范围内）的时间延迟的测量值。

4.11 主要代码跳变毛刺

主要代码跳变毛刺是 DAC 寄存器中的代码改变状态时注入到 DAC 模拟输出的脉冲能量。它通常是指以 nV-S 为单位的毛刺区，且在数字代码在主要跳变（例如：011...111 至 100...000，或 100...000 至 011...111）内发生 1 LSB 的变化时测得。

4.12 数字馈通

数字馈通指由于器件的数字输入引脚耦合到输出导致模拟输出中出现的毛刺。以 nV-S 为单位来指定其值，在数字输入引脚上发生满量程变化（例如：000...000 至 111...111，或 111...111 至 000...000）时测得。数字馈通在 DAC 未写入寄存器时测得。

MCP4725

注:

5.0 概述

MCP4725 是具有非易失性存储器（EEPROM）的单通道 12 位缓冲电压输出 DAC。用户可将配置寄存器位（2 位）和 DAC 输入数据（12 位）存储到非易失性 EEPROM（14 位）存储器中。

当器件上电时，它从 EEPROM 中载入 DAC 代码并根据编程好的设置输出模拟输出信号。用户可以随时对 EEPROM 或 DAC 寄存器重新编程。

器件可使用电阻串结构。DAC 的输出通过一个低功耗精密放大器进行缓冲。此输出放大器可提供低失调电压和低噪声以及轨到轨输出。该放大器还可以提供高拉电流（ V_{OUT} 引脚到 V_{SS} ）。

通过设置配置寄存器位可以把 DAC 配置成正常模式或节省功耗的关断模式。

器件可以使用 2 线 I²C 兼容串行接口，且由电压范围为 2.7V 至 5.5V 的单电源供电。

5.1 输出电压

到 MCP4725 器件的输入代码为无符号的二进制值。输出电压范围为 0V 至 V_{DD} 。公式 5-1 给出了输出电压：

公式 5-1:

$V_{OUT} = \frac{(V_{REF} \times D_n)}{4096}$ 其中： V_{REF} = V_{DD} D_n = 输入代码

5.1.1 输出放大器

DAC 输出通过低功耗的精密 CMOS 放大器进行缓冲。此放大器提供了低失调电压和低噪声。输出级使得器件能够在接近于电源轨的输出电压下工作。请参见第 1.0 节“电气特性”，以了解输出电压范围和负载条件。

该输出放大器可驱动阻性负载，还可驱动高容性负载而不致产生振荡。该放大器可提供高达 25 mA 的最大负载电流，该电流对于大部分可编程参考电压应用来说已经足够了。

5.1.2 驱动阻性和容性负载

MCP4725 输出级能够驱动高达 1000 pF 的容性负载和与之并联的 5 k Ω 阻性负载。图 2-15 给出了 V_{OUT} —阻性负载曲线。在大约 3.5 k Ω 之后， V_{OUT} 随着阻性负载的下降而缓慢下降。

5.2 LSB 大小

1 LSB 定义为两个连续代码之间的理想电压差。（见公式 4-1）。表 5-1 给出了一个满量程范围（ V_{DD} ）内的 LSB 大小的示例。

表 5-1: MCP4725 的 LSB 大小（示例）

满量程范围 (V_{DD})	LSB 大小	条件
3.0V	0.73 mV	3V / 4096
5.0V	1.22 mV	5V / 4096

5.3 参考电压

MCP4725 器件将 V_{DD} 用作其参考电压。 V_{DD} 线上的任何变化或噪声都会对 DAC 输出产生直接影响。 V_{DD} 应尽可能的干净，以保证精确的 DAC 性能。

5.4 复位条件

在复位条件下，器件上传 EEPROM 数据到 DAC 寄存器中。器件可通过两个独立的事件复位：(a) 通过 POR 或 (b) 通过 I²C 广播呼叫复位命令。

EEPROM 在交付之前的出厂默认设置如表 5-4 所示（设置为中等量程输出）。在上电复位事件后，用户可以随时重写或读取 DAC 寄存器或 EEPROM。

5.4.1 上电复位

器件的内部上电复位（POR）电路确保器件在已定义的状态下上电。

如果电源电压小于 POR 阈值（ $V_{POR} = 2V$ ，典型值），那么所有电路都被禁止，且没有 DAC 输出。当 V_{DD} 上升到大于 V_{POR} 时，器件进入复位状态。在复位周期中，器件上传 EEPROM 中的所有配置以及 DAC 输入代码。DAC 输出将与 EEPROM 中最后存储的值相同。这使得器件返回到关断前最后一次写入 EEPROM 时的相同状态。

5.4.2 V_{DD} 斜升率和 EEPROM

在上电过程中，MCP4725 将 EEPROM 数据上传到 DAC 寄存器。但是，如果 V_{DD} 斜升率太低 ($<1 \text{ V/ms}$)，器件可能无法装载 EEPROM 数据到 DAC 寄存器。因此，可能不能在输出引脚上获得与当前 EEPROM 数据对应的 DAC 输出。强烈推荐在上电后发送一个广播呼叫复位命令（见第 7.3.1 节“广播呼叫复位”）。该命令将在稳定的 V_{DD} 下复位器件，并使 DAC 输出立即可呈现 EEPROM 数据。

5.5 正常和关断模式

器件有两种工作模式：正常模式和关断模式。通过对配置寄存器中的关断位（PD1 和 PD0）编程来选择模式。用户也可对非易失性 EEPROM 存储器中的两个关断位进行编程。

在选择正常模式时，器件进行正常的数模转换。如果选择了关断模式，那么器件通过关闭大部分内部电路，进入节省功耗的模式。在关断模式下，除了 I²C 接口外的所有内部电路都被禁止，没有数据转换事件发生，也不提供 V_{OUT} 。器件还将输出级从放大器输出切换到已知的阻性负载。阻性负载的值由关断位（PD1 和 PD0）的状态决定。表 5-2 给出了关断位和阻性负载的对应关系。

在关断模式下，流经器件的电流大约为 60 nA（典型值）。尽管关断了大部分内部电路，但是为了接收 I²C 命令，串行接口仍会保持激活状态。

当 (a) 器件接收到新的正常模式写命令，或 (b) 接收到 I²C 广播呼叫唤醒命令，器件会立即退出关断模式。

当 DAC 工作模式从关断变为正常模式时，输出稳定时间小于 10 μs ，但是大于标准激活模式的稳定时间（典型值为 6 μs ）。

表 5-2: 关断位

PD1	PD0	功能
0	0	正常模式
0	1	1 k Ω 电阻接地 ⁽¹⁾
1	0	100 k Ω 电阻接地 ⁽¹⁾
1	1	500 k Ω 电阻接地 ⁽¹⁾

注 1: 在关断模式下： V_{OUT} 关闭，大部分内部电路被禁止。

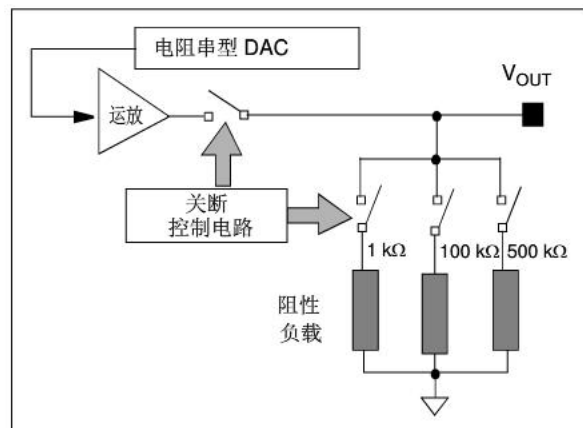


图 5-3: 关断模式下的输出级

5.6 非易失性 EEPROM 存储器

MCP4725 器件有一个 14 位宽的 EEPROM 存储器，用来存储配置位（2 位）和 DAC 输入数据（12 位）。使用 I²C 接口命令可读取和重写这些位。该器件有一个片上电荷泵电路，可在不使用外部编程电压的情况下写 EEPROM 存储器位。

在器件接收到 EEPROM 写命令（C2 = 0、C1 = 1 和 C0 = 1）时启动 EEPROM 写操作。然后将配置和写数

据位传送到 EEPROM 存储器模块中。状态位 RDY/BSY 在 EEPROM 写操作期间保持低电平，在写操作完成时变为高电平。在 RDY/BSY 位为低电平时（EEPROM 写操作期间），忽略所有针对 EEPROM 或 DAC 寄存器的新写命令。表 5-4 给出了 EEPROM 位和出厂默认设置。表 5-5 给出了 MCP4725 的 DAC 输入寄存器位。

表 5-4: EEPROM 存储器和出厂默认设置（总位数：14 位）

位名称	PD1	PD0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
位功能	关断选择 (2 位)		DAC 输入数据 (12 位)											
出厂默认值	0	0 (1)	1 (2)	0	0	0	0	0	0	0	0	0	0	0

注 1: 见表 5-2，以了解详细信息。

2: 位 D11 = 1（而所有其他位为 0）使器件输出 $0.5 * V_{DD}$ 的电压（= 中等量程输出）。

表 5-5: DAC 寄存器

位名称	C2	C1	C0	RDY/BSY	POR	PD1	PD0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
位功能	命令类型			(1)		关断选择		数据 (12 位)											

注 1: 写 EEPROM 状态指示位（0: EEPROM 写操作未完成，1: EEPROM 写操作完成。）

MCP4725

注:

6.0 工作原理

当器件连接到 I²C 总线时，器件作为从器件工作。使用 I²C 接口命令，主器件（MCU）可以读 / 写 DAC 输入寄存器或 EEPROM。MCP4725 器件地址包含 4 个固定位（1100 = 器件代码）和 3 个地址位（A2、A1 和 A0）。A2 和 A1 位是在出厂前硬连线的，而 A0 位由 A0 引脚的逻辑状态决定。A0 引脚可连接到 V_{DD} 或 V_{SS}，或由数字逻辑电平有效驱动。

以下部分介绍了通过 I²C 接口发送或读取数据代码以及读 / 写 EEPROM 的通信协议，请参见第 7.0 节“I²C 串行接口通信”。

6.1 写命令

写命令用于将配置位和 DAC 输入代码装载到 DAC 寄存器，或写入器件的 EEPROM。通过使用 3 个写命令类型位（C2、C1 和 C0）定义写命令类型。表 6-2 给出了写命令类型及其功能。MCP4725 有 3 种写命令类型。表 6-2 中的四个“保留”命令留作以后使用。MCP4725 忽略“保留”命令。图 6-3 和图 6-4 中给出了写命令协议示例。

表 6-1 给出了输入数据代码的编码方式。数据的最高有效位始终最先转换，格式采用单极性二进制编码。

表 6-1: 输入数据编码

输入代码	标称输出电压 (V)
111111111111 (FFFh)	V _{DD} - 1 LSB
111111111110 (FFEh)	V _{DD} - 2 LSB
000000000010 (002h)	2 LSB
000000000001 (001h)	1 LSB
000000000000 (000h)	0

6.1.1 快速模式的写命令（C2 = 0，C1 = 0，C0 = X，X = 忽略）

快速写命令用于更新 DAC 寄存器。器件 EEPROM 中的数据不受此命令影响。此命令可更新关断模式选择位（PD1 和 PD0）和 DAC 寄存器中 12 个 DAC 输入代码位。图 6-3 给出了 MCP4725 器件快速写命令的示例。

6.1.2 DAC 输入寄存器的写命令（C2 = 0，C1 = 1，C0 = 0）

在 MCP4725 中，此命令执行与第 6.1.1 节“快速模式的写命令（C2 = 0，C1 = 0，C0 = X，X = 忽略）”中快速模式命令相同的功能。图 6-4 给出了 MCP4725 的写命令协议。

如图 6-4 所示，第三和第四字节中的 D11 - D0 位是 DAC 输入数据。第四字节中的最后 4 位（X、X、X 和 X）忽略。

在接收到最后一个字节（第四字节）后，器件执行主器件写命令。主器件可发送一个停止位来终止当前序列，或依次发送一个重复启动位和一个地址字节。如果器件在第四字节后连续接收到三个数据字节，那么它将使用最后三个输入数据字节来更新第二个至第四个数据字节。

寄存器的内容在第四字节接收完成后更新。如果在完成第四字节之前 I²C 与主器件的通信结束，那么器件忽略所有未全部接收到的数据字节。

6.1.3 DAC 输入寄存器和 EEPROM 的写命令（C2 = 0，C1 = 1，C0 = 1）

当器件接收到此命令时，它 (a) 将配置和数据位装载到 DAC 寄存器，且 (b) 写 EEPROM。当器件写 EEPROM 时，RDY/BSY 位变为低电平，且保持低电平直到 EEPROM 写操作完成为止。可通过读命令对 RDY/BSY 位的状态进行监视。图 6-4 给出了此写命令协议的详细信息，而图 6-5 给出了读命令的详细信息。

表 6-2: 写命令类型

C2	C1	C0	命令名	功能
0	0	X	快速模式	此命令用于更改 DAC 寄存器。EEPROM 不受影响
0	0	X	“	“
0	1	0	写 DAC 寄存器	将配置位和数据代码装载到 DAC 寄存器
0	1	1	写 DAC 寄存器和 EEPROM	(a) 将配置位和数据代码装载到 DAC 寄存器并 (b) 写 EEPROM
1	0	0	保留	留作以后使用
1	0	1	保留	留作以后使用
1	1	0	保留	留作以后使用
1	1	1	保留	留作以后使用

注 1: x = 忽略。快速模式未使用 C0 位。
注 2: MCP4725 忽略 “保留” 命令。

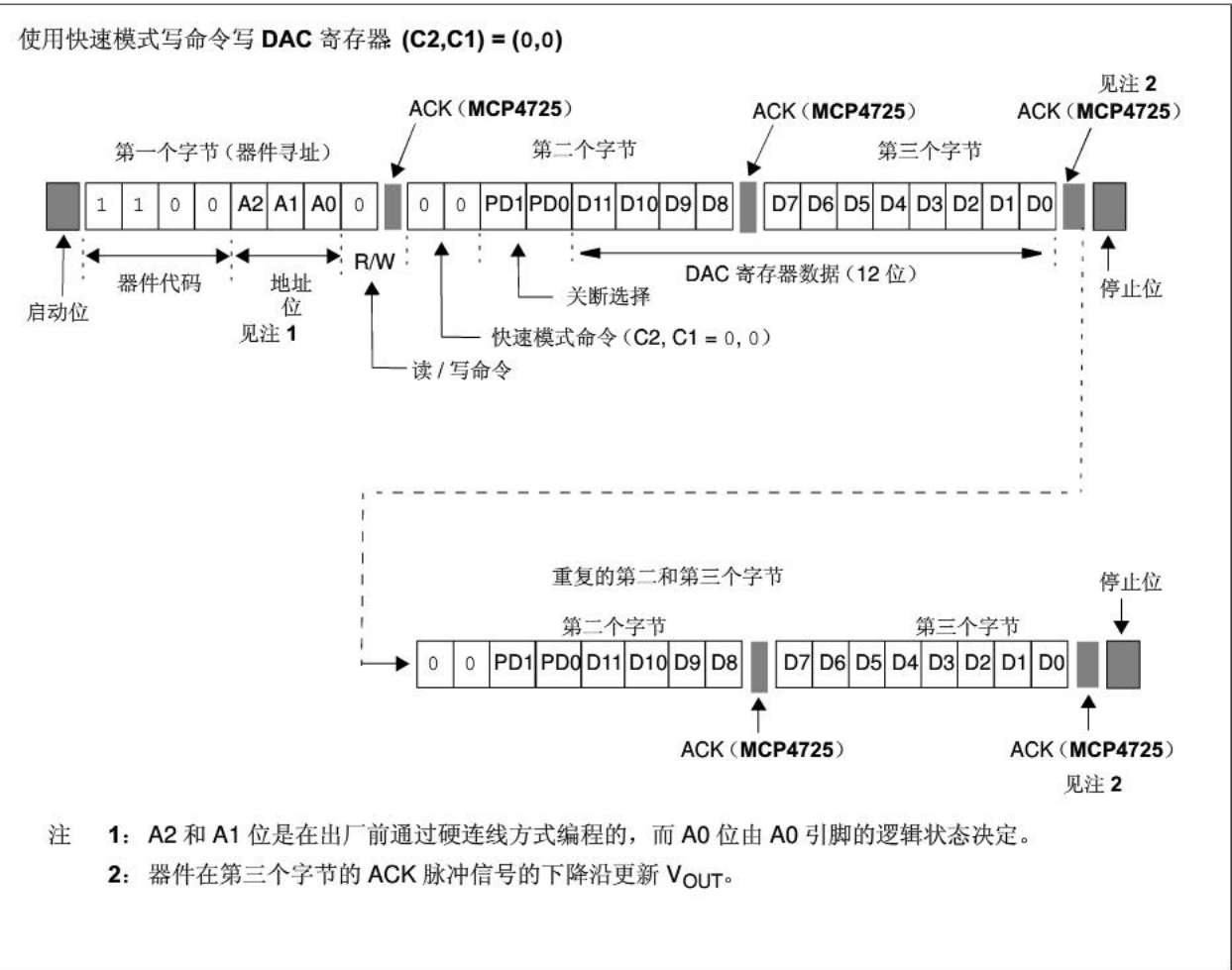


图 6-3: 快速模式写命令

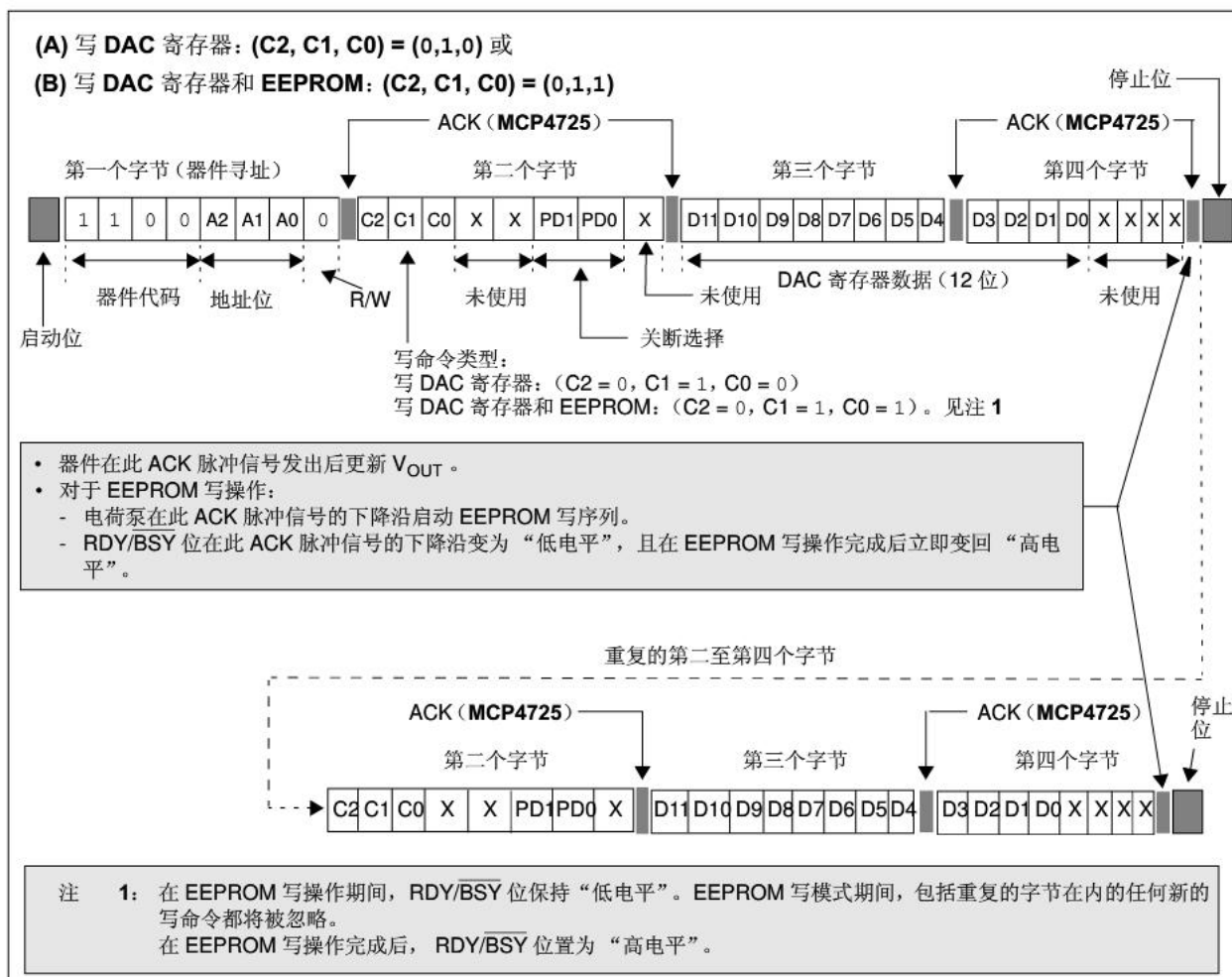


图 6-4: DAC 输入寄存器和 EEPROM 的写命令

6.2 读命令

如果 $\overline{R/W}$ 位设置为逻辑“高电平”，那么器件在 SDA 引脚上输出 DAC 寄存器 和 EEPROM 数据。图 6-5 给出了读寄存器和 EEPROM 数据的示例。图 6-5 中的第二个字节指示器件操作的当前状态。RDY/BSY 位指示 EEPROM 写状态。RDY/BSY 位在 EEPROM 写操作期间保持低电平，在写操作完成后变为高电平。

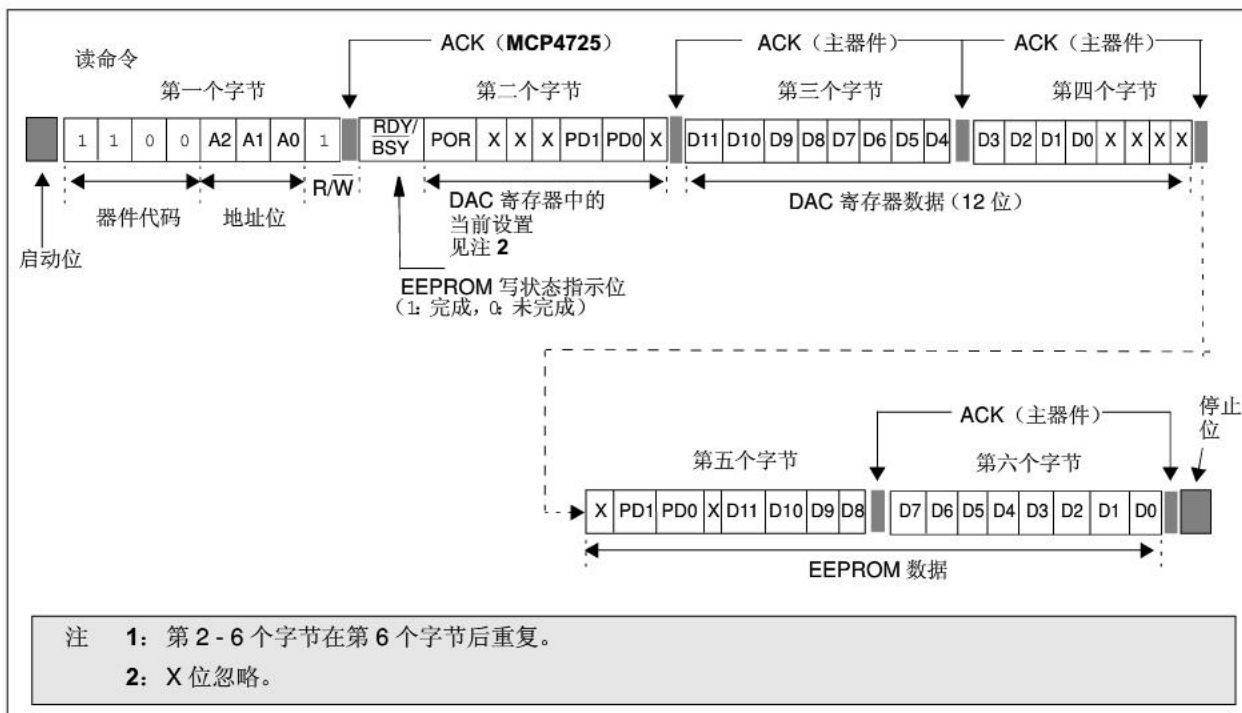


图 6-5: 读命令和输出数据格式

7.0 I²C 串行接口通信

7.1 概述

MCP4725 器件使用 2 线 I²C 串行接口，该接口可在标准、快速或高速模式下工作。在总线上发送数据的器件定义为发送器，而接收数据的器件定义为接收器。总线必须由主器件控制，主器件产生串行时钟（SCL）信号、控制总线访问权并产生启动条件和停止条件。MCP4725 器件作为从器件工作。主器件和从器件都可以作为发送器或接收器工作，但是由主器件决定激活哪种模式。图 8-1 给出了硬件连接框图示例。通信由主器件（单片机）发起，它发送启动位，随后是从地址字节。发送的第一个字节始终为从地址字节，它包含器件代码、地址位和 R/W 位。MCP4725 器件的器件代码为 1100。

当器件接收到读命令（R/W = 1）时，发送 DAC 输入寄存器和 EEPROM 的内容。随时可以发送不应答（non-acknowledge, NAK）信号或重复启动位。请参见图 6-5 中的读操作示例。如果写器件（R/W = 0），那么器件将在随后的字节中包含写命令类型位。请参见图 6-3 和图 6-4 中的写操作示例。

MCP4725 支持所有三种 I²C 工作模式：

- 标准模式：比特率高达 100 kbit/s
- 快速模式：比特率高达 400 kbit/s
- 高速模式（HS 模式）：比特率高达 3.4 Mbit/s

请参见 Phillips 的 I²C 文档，以了解更多 I²C 规范的详细信息。

7.2 器件寻址

地址字节是主器件启动条件后接收到的第一个字节。地址字节的第一部分由 4 位器件代码（对于 MCP4725，设置为 1100）组成。器件代码后跟三个地址位（A2、A1 和 A0），这三个地址位的编程方式如下：

- A2 和 A1 位的选择由客户在订货过程中提供。然后，在出厂前编程这些位（硬连线）
- 如果客户没有提出要求的话，那么 A2 和 A1 编程为 00（默认）
- A0 位由 A0 引脚的逻辑状态决定。A0 引脚可连接到 V_{DD} 或 V_{SS}，或由数字逻辑电平有效驱动。使用 A0 引脚的优点在于用户能够控制其应用 PCB 电路上的 A0 位，而且还可以在同一总线上使用两个一样的 MCP4725 器件。

在器件接收到地址字节时，它将 A0 引脚的逻辑状态与接收到的 A0 地址位进行比较，然后才通过应答位进行响应。在接口通信之前，需要设置 A0 引脚的逻辑状态。

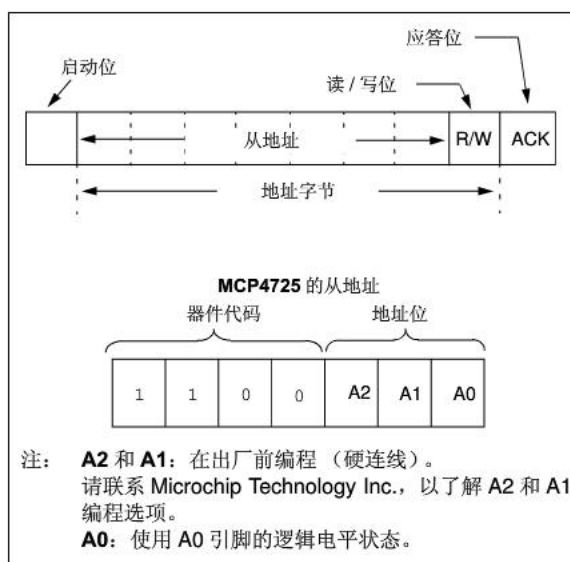


图 7-1: 器件寻址

7.3 广播呼叫

MCP4725 器件可对广播呼叫地址（第一个字节中的 0x00）作出应答。广播呼叫地址的含义始终由第二个字节指定（见图 7-2）。I²C 规范不允许在第二个字节中使用 00000000（00h）。请参见 Phillips 的 I²C 文档，以了解广播呼叫规范的更多详细信息。MCP4725 支持下列广播呼叫：

7.3.1 广播呼叫复位

如果第二个字节为 00000110（06h），则发生全局复位。在应答该字节时，器件将中止当前转换且执行类似于上电复位（POR）的内部复位。在此复位事件发生后，器件立即上传 EEPROM 的内容到 DAC 寄存器中。

7.3.2 广播呼叫唤醒

如果第二个字节为 00001001（09h），那么器件将复位关断位。接收到此命令后，DAC 寄存器的关断位设置为正常操作模式（PD1, PD2 = 0,0）。EEPROM 中的掉电位设置不受影响。

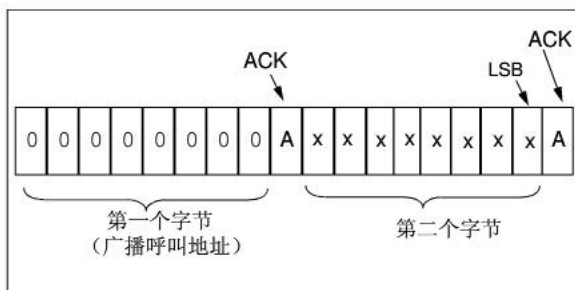


图 7-2: 广播呼叫地址格式

7.4 高速（HS）模式

I²C 规范要求高速模式器件必须处于“激活”状态以在高速模式（3.4 Mbit/s）下工作。这可以通过在启动位后发送特殊地址字节 00001xxx 来实现。对于高速（HS）模式主器件来说，xxx 位是惟一的，此字节也称为高速主器件模式代码（high-speed Master Mode Code, HSMCM）。MCP4725 器件不应答此字节。但是，当收到此命令时，器件切换为 HS 模式，并以高达 3.4 Mbit/s 的速度在 SDA 和 SCL 线上进行通信。器件将在下一个停止条件时切换出 HS 模式。

更多关于 HS 模式或其他 I²C 模式的信息，请参见 Phillips 的 I²C 规范。

7.5 I²C 总线特性

I²C 规范定义了以下总线协议：

- 只有在总线不忙时才可以启动数据传输。
- 在传输数据时，只要时钟线为高电平，数据线就必须保持稳定。当时钟线为高电平时数据线发生变化，将被视为启动条件或停止条件。

据此还定义了下列总线条件（见图 7-3）。

7.5.1 总线不忙 (A)

数据和时钟线都保持高电平。

7.5.2 启动数据传输 (B)

当时钟（SCL）线为高电平时，SDA 线由高电平跳变为低电平会产生启动条件。

所有命令必须在启动条件之后。

7.5.3 停止数据传输 (C)

当时钟（SCL）线为高电平时，SDA 线由低电平跳变为高电平会产生停止条件。所有操作必须以停止条件结束。

7.5.4 数据有效 (D)

在启动条件后，如果数据线在时钟信号的高电平期间保持稳定，则数据线的状态代表有效数据。

在时钟信号为低电平期间，必须更改数据线上的数据。每个数据位都对应一个时钟脉冲。

每次数据传输都以启动条件开始，以停止条件终止。

7.5.5 应答

在寻址每个接收器件时，接收器件在接收到每个字节后必须产生应答。主器件必须生成一个与此应答位相关的额外的时钟脉冲。

应答的器件必须在应答时钟脉冲期间拉低 SDA 线，这样在应答相关时钟脉冲的高电平期间，SDA 线可稳定为

低电平。当然，也必须考虑建立时间和保持时间。在读操作期间，主器件必须通过在从器件输出的最后一个字节上不产生应答位来发送数据结束信号给从器件。

这种情况下，从器件（MCP4725）将保持数据线为高电平以允许主器件生成停止条件。

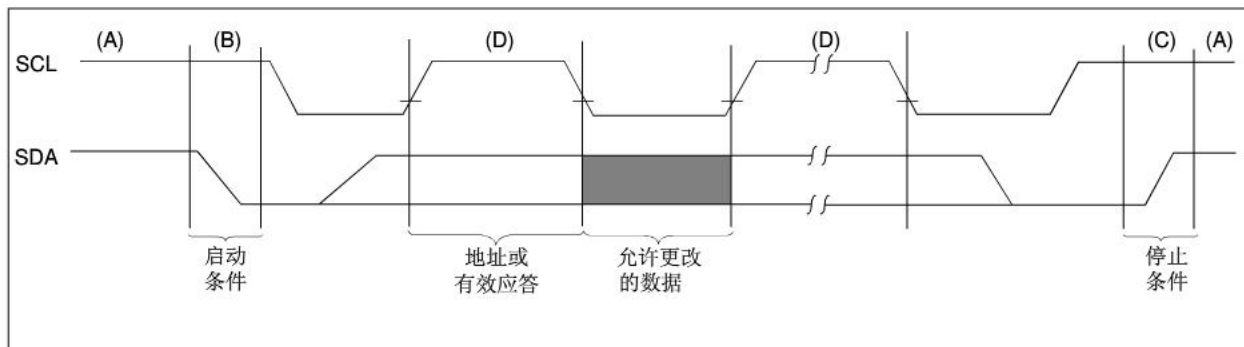


图 7-3: 串行总线上的数据传输序列

表 7-1: I²C™ 串行时序规范

电气规范: 除非另外声明, 否则所有限制值均符合以下条件: $T_A = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$, $V_{DD} = +2.7\text{V}$ 至 $+5.0\text{V}$, $V_{SS} = 0\text{V}$ 。						
参数	符号	最小值	典型值	最大值	单位	条件
标准模式						
时钟频率	f_{SCL}	0	—	100	kHz	
时钟高电平时间	T_{HIGH}	4000	—	—	ns	
时钟低电平时间	T_{LOW}	4700	—	—	ns	
SDA 和 SCL 上升时间	T_R	—	—	1000	ns	从 V_{IL} 至 V_{IH} (注 1)
SDA 和 SCL 下降时间	T_F	—	—	300	ns	从 V_{IH} 至 V_{IL} (注 1)
启动条件保持时间	$T_{\text{HD:STA}}$	4000	—	—	ns	这个周期后产生第一个时钟脉冲
(重复) 启动条件建立时间	$T_{\text{SU:STA}}$	4700	—	—	ns	仅与重复启动条件相关
数据保持时间	$T_{\text{HD:DAT}}$	0	—	3450	ns	注 3
数据输入建立时间	$T_{\text{SU:DAT}}$	250	—	—	ns	
停止条件建立时间	$T_{\text{SU:STO}}$	4000	—	—	ns	
停止条件保持时间	$T_{\text{HD:STD}}$	4000	—	—	ns	
从时钟有效到输出有效的的时间	T_{AA}	0	—	3750	ns	注 2 和注 3
总线空闲时间	T_{BUF}	4700	—	—	ns	启动条件和停止条件之间的时间
快速模式						
时钟频率	T_{SCL}	0	—	400	kHz	
时钟高电平时间	T_{HIGH}	600	—	—	ns	
时钟低电平时间	T_{LOW}	1300	—	—	ns	
SDA 和 SCL 上升时间	T_R	$20 + 0.1C_b$	—	300	ns	从 V_{IL} 至 V_{IH} (注 1)
SDA 和 SCL 下降时间	T_F	$20 + 0.1C_b$	—	300	ns	从 V_{IH} 至 V_{IL} (注 1)
启动条件保持时间	$T_{\text{HD:STA}}$	600	—	—	ns	这个周期后产生第一个时钟脉冲
(重复) 启动条件建立时间	$T_{\text{SU:STA}}$	600	—	—	ns	仅与重复启动条件相关
数据保持时间	$T_{\text{HD:DAT}}$	0	—	900	ns	注 4
数据输入建立时间	$T_{\text{SU:DAT}}$	100	—	—	ns	
停止条件建立时间	$T_{\text{SU:STO}}$	600	—	—	ns	
停止条件保持时间	$T_{\text{HD:STD}}$	600	—	—	ns	
时钟有效到输出有效的的时间	T_{AA}	0	—	1200	ns	注 2 和注 3
总线空闲时间	T_{BUF}	1300	—	—	ns	启动条件和停止条件之间的时间

- 注 1: 此参数为特征值, 未经 100% 测试。
- 2: 此规范不是 I²C 规范的一部分。此参数等于数据保持时间 ($T_{\text{HD:DAT}}$) 与 SDA 下降 (或上升) 时间之和:
 $T_{\text{AA}} = T_{\text{HD:DAT}} + T_F$ (或 T_R)。
- 3: 如果此参数太短, 可能会对同一总线上其他器件产生不希望的启动或停止条件。如果此参数太长, 可能会影响时钟低电平时间 (T_{LOW})。
- 4: 对于数据输入: 此参数必须比 t_{SP} 长。如果此参数太长, 会影响数据输入建立时间 ($T_{\text{SU:DAT}}$) 或时钟低电平时间 (T_{LOW})。
 对于数据输出: 此参数为特征值, 并通过测试 T_{AA} 参数而间接测得。
- 5: 高速模式下的所有时序参数都是在 $V_{\text{DD}} = 5\text{V}$ 时测得的。

表 7-1: I²C™ 串行时序规范 (续)

电气规范: 除非另外声明, 否则所有限制值均符合以下条件: $T_A = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$, $V_{DD} = +2.7\text{V}$ 至 $+5.0\text{V}$, $V_{SS} = 0\text{V}$ 。						
参数	符号	最小值	典型值	最大值	单位	条件
高速模式 (注 5)						
时钟频率	f_{SCL}	0	—	3.4	MHz	$C_b = 100\text{ pF}$
		0	—	1.7	MHz	$C_b = 400\text{ pF}$
时钟高电平时间	T_{HIGH}	60	—	—	ns	$C_b = 100\text{ pF}$, $f_{\text{SCL}} = 3.4\text{ MHz}$
		120	—	—	ns	$C_b = 400\text{ pF}$, $f_{\text{SCL}} = 1.7\text{ MHz}$
时钟低电平时间	T_{LOW}	160	—	—	ns	$C_b = 100\text{ pF}$, $f_{\text{SCL}} = 3.4\text{ MHz}$
		320	—	—	ns	$C_b = 400\text{ pF}$, $f_{\text{SCL}} = 1.7\text{ MHz}$
SCL 上升时间 (注 1)	$T_{\text{R:SCL}}$	—	—	40	ns	从 V_{IL} 至 V_{IH} , $C_b = 100\text{ pF}$, $f_{\text{SCL}} = 3.4\text{ MHz}$
		—	—	80	ns	从 V_{IL} 至 V_{IH} , $C_b = 400\text{ pF}$, $f_{\text{SCL}} = 1.7\text{ MHz}$
SCL 下降时间 (注 1)	$T_{\text{F:SCL}}$	—	—	40	ns	从 V_{IH} 至 V_{IL} , $C_b = 100\text{ pF}$, $f_{\text{SCL}} = 3.4\text{ MHz}$
		—	—	80	ns	从 V_{IH} 至 V_{IL} , $C_b = 400\text{ pF}$, $f_{\text{SCL}} = 1.7\text{ MHz}$
SDA 上升时间 (注 1)	$T_{\text{R:DAT}}$	—	—	80	ns	从 V_{IL} 至 V_{IH} , $C_b = 100\text{ pF}$, $f_{\text{SCL}} = 3.4\text{ MHz}$
		—	—	160	ns	从 V_{IL} 至 V_{IH} , $C_b = 400\text{ pF}$, $f_{\text{SCL}} = 1.7\text{ MHz}$
SDA 下降时间 (注 1)	$T_{\text{F:DAT}}$	—	—	80	ns	从 V_{IH} 至 V_{IL} , $C_b = 100\text{ pF}$, $f_{\text{SCL}} = 3.4\text{ MHz}$
		—	—	160	ns	从 V_{IH} 至 V_{IL} , $C_b = 400\text{ pF}$, $f_{\text{SCL}} = 1.7\text{ MHz}$
数据保持时间 (注 4)	$T_{\text{HD:DAT}}$	0	—	70	ns	$C_b = 100\text{ pF}$, $f_{\text{SCL}} = 3.4\text{ MHz}$
		0	—	150	ns	$C_b = 400\text{ pF}$, $f_{\text{SCL}} = 1.7\text{ MHz}$
时钟有效到输出有效的时间 (注 2 和 3)	T_{AA}	—	—	150	ns	$C_b = 100\text{ pF}$, $f_{\text{SCL}} = 3.4\text{ MHz}$
		—	—	310	ns	$C_b = 400\text{ pF}$, $f_{\text{SCL}} = 1.7\text{ MHz}$
启动条件保持时间	$T_{\text{HD:STA}}$	160	—	—	ns	这个周期后产生第一个时钟脉冲
启动 (重复) 条件建立时间	$T_{\text{SU:STA}}$	160	—	—	ns	
数据输入建立时间	$T_{\text{SU:DAT}}$	10	—	—	ns	
停止条件建立时间	$T_{\text{SU:STO}}$	160	—	—	ns	

- 注 1: 此参数为特征值, 未经 100% 测试。
- 2: 此规范不是 I²C 规范的一部分。此参数等于数据保持时间 ($T_{\text{HD:DAT}}$) 与 SDA 下降 (或上升) 时间之和:
 $T_{\text{AA}} = T_{\text{HD:DAT}} + T_{\text{F}} \text{ (或 } T_{\text{R}})$ 。
- 3: 如果此参数太短, 可能会对同一总线上其他器件产生不希望的启动或停止条件。如果此参数太长, 可能会影响时钟低电平时间 (T_{LOW})。
- 4: 对于数据输入: 此参数必须比 t_{SP} 长。如果此参数太长, 会影响数据输入建立时间 ($T_{\text{SU:DAT}}$) 或时钟低电平时间 (T_{LOW})。
 对于数据输出: 此参数为特征值, 并通过测试 T_{AA} 参数而间接测得。
- 5: 高速模式下的所有时序参数都是在 $V_{\text{DD}} = 5\text{V}$ 时测得的。

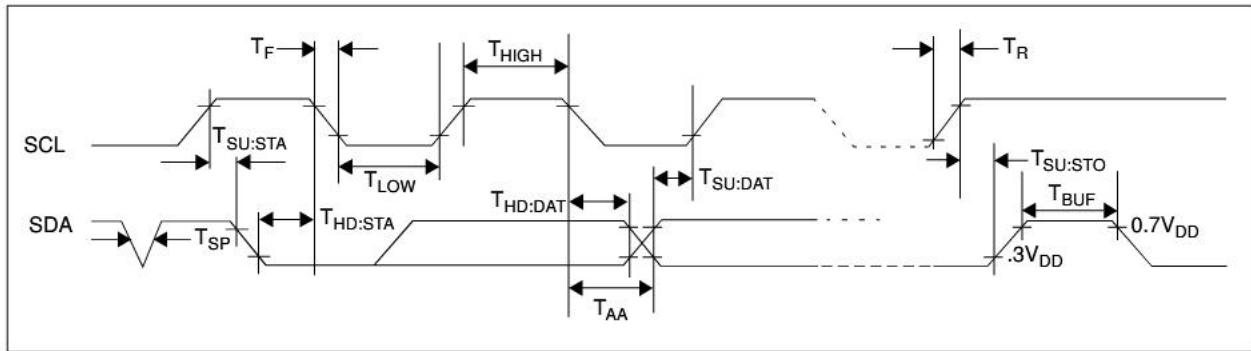


图 7-1: I²C 总线时序数据

8.0 典型应用

MCP4725 器件是 Microchip 具有非易失性 EEPROM 存储器的最新 DAC 器件系列之一。该器件是通用电阻串型 DAC，旨在用于需要精密、低功耗、中等带宽的 DAC 应用中。

因为该器件包括非易失性 EEPROM 存储器，用户可以将此器件用于需要在以后上电时使输出返回到先前设定值的应用中。

适合于 MCP4725 器件系列的应用通常包括：

- 设定点或失调微调
- 传感器校准
- 便携式仪表（电池供电）
- 电机速度控制

8.1 使用上拉电阻连接至 I²C 总线

MCP4725 的 SCL 和 SDA 引脚是开漏配置的。如图 8-1 所示，这些引脚需要一个上拉电阻。这些上拉电阻的值取决于工作速度（标准、快速和高速）和 I²C 总线的负载电容。上拉电阻的值越高，功耗就越小，但同时会加长总线上的信号转变时间（RC 时间常数变大）。因此，它会限制总线工作速度。相反，电阻值越小，功耗就越大，但可以允许较高的工作速度。如果因为总线较长或连接到总线的器件数较多，导致总线的电容较大，那么需要一个较小的上拉电阻来补偿较大的 RC 时间常数。标准和快速模式下，上拉电阻的选择范围通常在 1 k Ω 至 10 k Ω 之间，而对于高速模式，上拉电阻应低于 1 k Ω 。

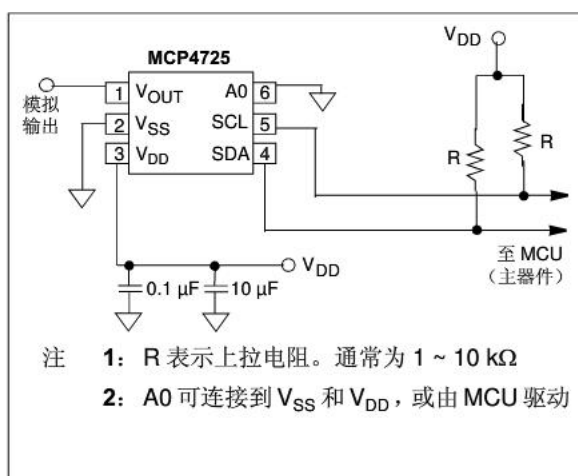


图 8-1: A0 引脚连接到 V_{SS} 的 I²C 总线接口连接

通过使用 A0 地址引脚，两个带有相同 A2 和 A1 地址位的器件可以连接到同一 I²C 总线（示例：器件 A 的 A0 引脚连接到 V_{DD}，而另一器件的引脚连接到 V_{SS}）。

8.1.1 器件连接测试

无需执行数据转换，用户就可以测试 I²C 总线上是否存在 MCP4725。通过在发送一条读或写命令后，检查是否存在来自 MCP4725 的应答响应，就可以实现此测试。利用图 8-2 作为示例来说明：

- 将地址字节中的 R/W 位置为“高电平”。
- 如果 MCP4725 连接到 I²C 总线，那么通过在 ACK 时钟期间拉低 SDA 总线产生应答，然后释放总线给 I²C 主器件。
- 然后，主器件发出停止位或重复启动位，并继续 I²C 通信。

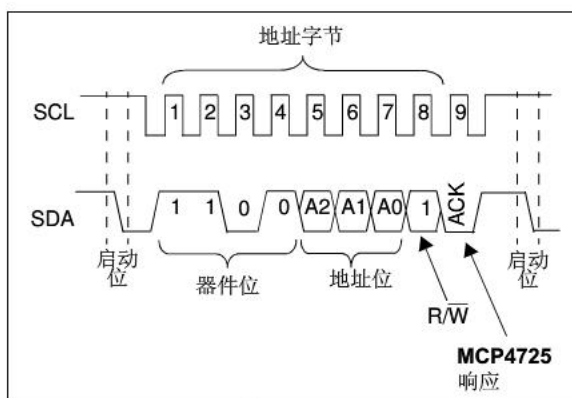


图 8-2: I²C 总线连接测试

8.2 使用非易失性 EEPROM 存储器

用户可以使用 I²C 写命令，将 DAC 输入代码（12 位）和关断配置位（2 位）存储到内部非易失性 EEPROM 存储器中。用户还可以使用 I²C 读命令读取 EEPROM 数据。当断电后器件第一次上电时，器件将自动上传 EEPROM 内容到 DAC 寄存器，并立即提供 DAC 输出。此特性在 DAC 器件用于为应用系统中其他器件提供设定点或校准数据的应用中非常有用。该 DAC 不会因为系统电源的故障事件而丢失重要的系统工作参数。请参见第 5.6 节“非易失性 EEPROM 存储器”，以了解更多非易失性 EEPROM 存储器的详细信息。

8.3 电源考虑

器件的电源用于提供 V_{DD} 和 DAC 参考电压源。V_{DD} 线上产生的任何噪声都会对 DAC 性能造成影响。典型应用中需要一个旁路电容来滤除 V_{DD} 线上的高频噪声。噪声可干扰到电源走线或导致 DAC 输出变化。旁路电路可帮助在信号完整性方面减少这些噪声源的影响。图 8-1 给出了在 V_{DD} 线上并联使用两个旁路电容（一个 10 μF 的钽电容和一个 0.1 μF 的陶瓷电容）的示例。这些电容应该尽可能靠近 V_{DD} 引脚放置（在 4 mm 以内）。

电源应该尽可能干净。如果应用电路具有单独的数字电源和模拟电源，那么 MCP4725 的 V_{DD} 和 V_{SS} 引脚应处于模拟平面上。

8.4 布线考虑

来自其他器件的电感耦合交流瞬态和数字开关噪声会对 DAC 性能和 DAC 输出信号完整性产生影响。仔细地进行电路板布线可将这些影响降至最低。基准测试显示：要达到 MCP4725 所能提供的性能，采用低电感的地平面、隔离输入、隔离输出和正确去耦的多层电路板尤为重要。特别是在恶劣环境下，可能需要对关键信号进行屏蔽。推荐采用单独的数字地平面和模拟地平面。这种情况下，MCP4725 的 V_{SS} 引脚和 V_{DD} 电容的地引脚应该连接到模拟地平面。

8.5 应用示例

MCP4725 是轨到轨输出 DAC，设计的工作电压为 2.7V 至 5.5V 的 V_{DD} 范围。其输出放大器是足够强大的，可直接驱动通用小信号负载，从而无需大部分应用中所采用的外部缓冲器，以减少应用设计的体积并节省成本。

8.5.1 直流设定点或校准

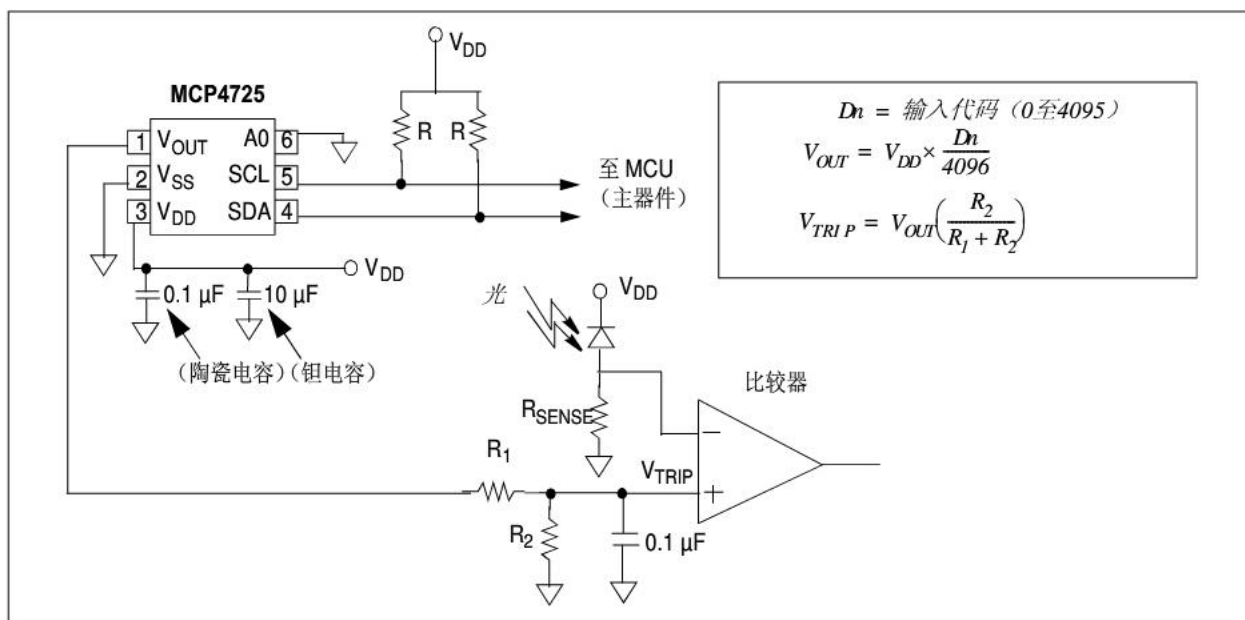
MCP4725 的常见应用是数字控制可变参数的设定点或校准，例如传感器失调或偏置点。例 8-1 给出了设定点设置的示例。因为 MCP4725 是 12 位 DAC，且使用 V_{DD} 电源作为参考电压源，因此它提供了每步 V_{DD}/4096 的分辨率。

8.5.2 减小输出步长

校准二极管、晶体管或电阻的阈值可能需要一个步长极小的 DAC 输出电压。这些应用可能需要在 0.8V 的范围内提供大约 200 μV 的步长分辨率。

达到此小步长分辨率的一个方法是在 DAC 输出端采用分压器。例 8-1 给出了一个示例。DAC 输出的步长大小

可通过分压器的比例因子按比例缩小。注意分压器输出端的旁路电容在衰减 DAC 输出噪声和环境产生的噪声方面起着关键作用。

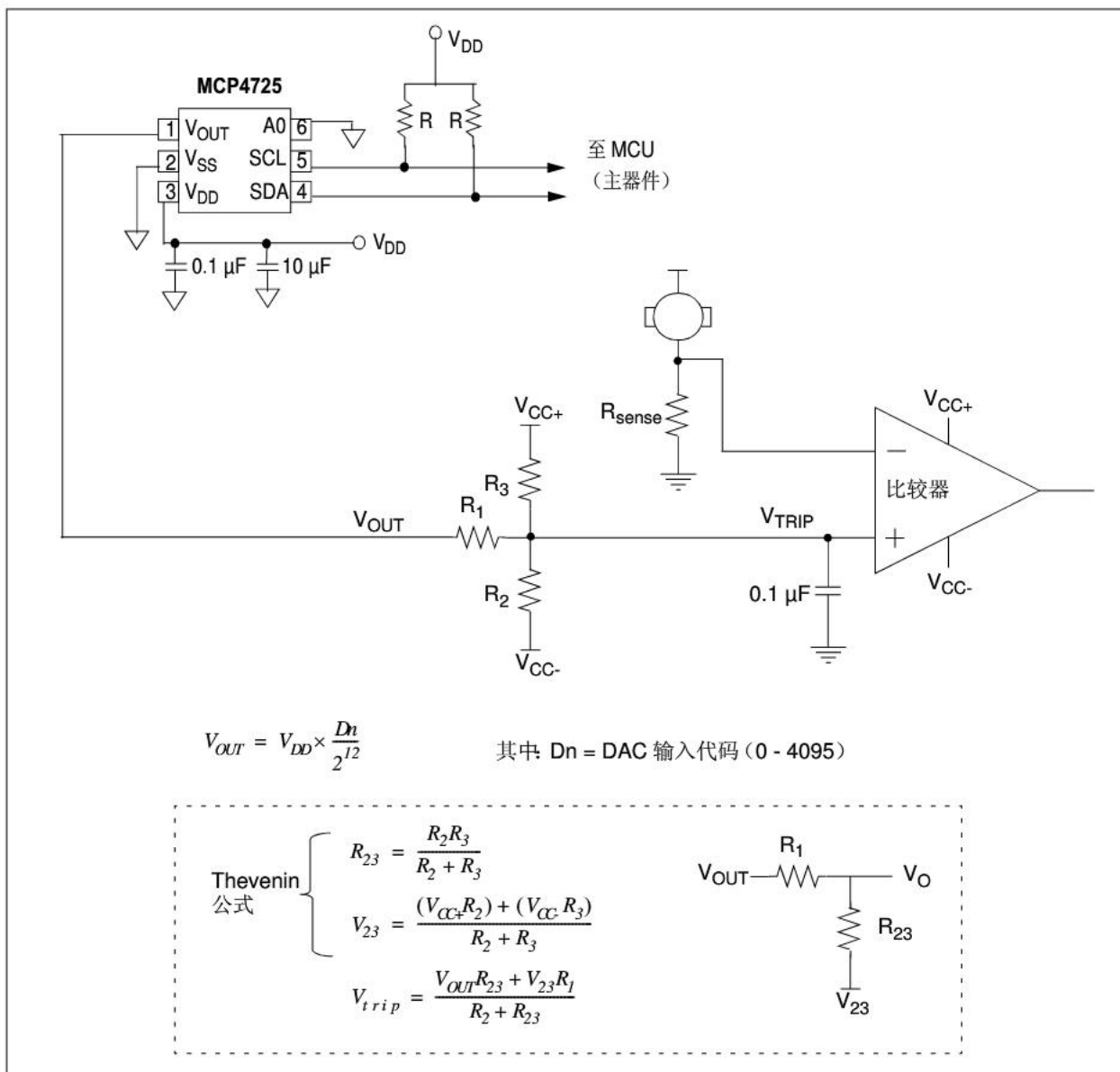


例 8-1: 设定点或阈值校准

8.5.3 构建“窗口” DAC

有些传感器应用需要在设定点或阈值电压附近具有很高的分辨率。

例 8-2 给出了一个使用带上拉电阻和下拉电阻的分压器网络在阈值附近创建“窗口”的示例。在电路中，输出电压范围按比例缩小，但是其步长分辨率却会显著提高。

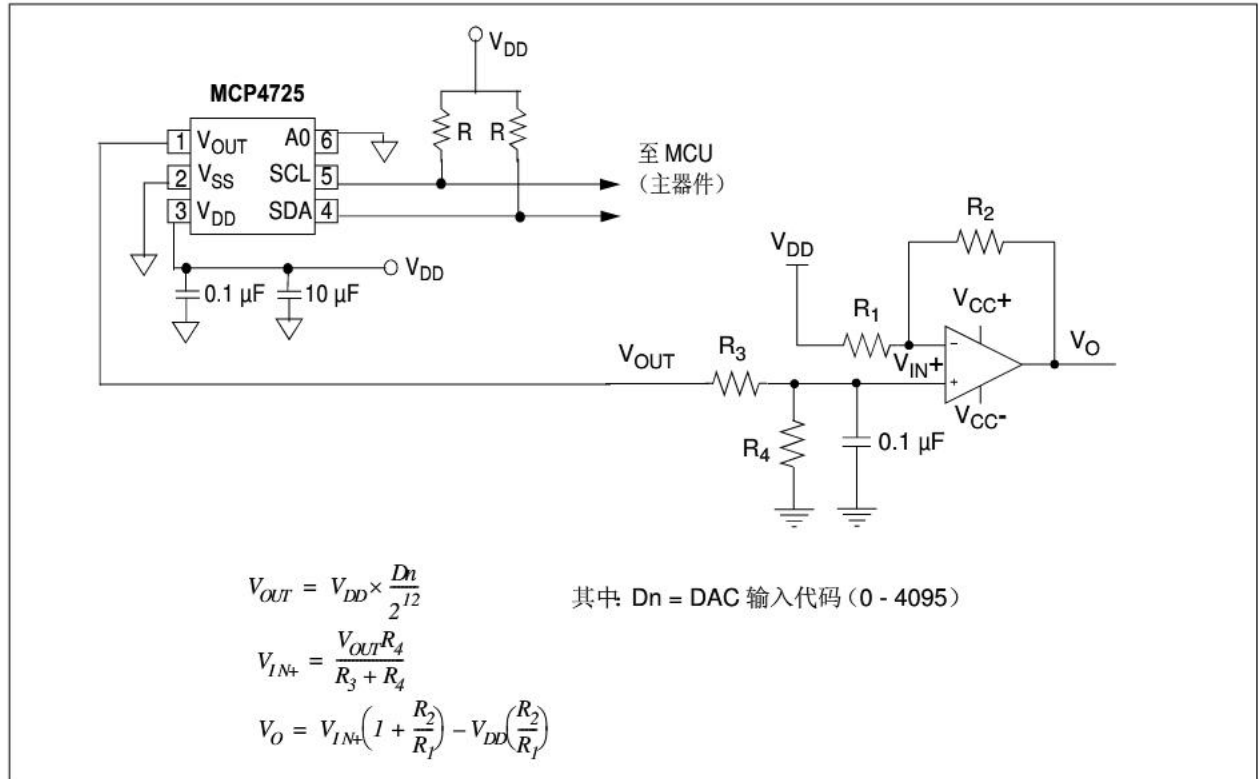


例 8-2: 单电源“窗口” DAC

8.5.4 双极性操作

通过使用 MCP4725 和外部运算放大器可进行双极性操作。这使得通用 DAC 在其成本和可用性方面极具优势的情况下，还能满足各种输出电压范围、功耗和噪声性能方面的要求。

例 8-3 说明了一个简单的双极性电压源配置。R₁ 和 R₂ 用于选择增益，而 R₃ 和 R₄ 可将 DAC 的输出变为选定的电平。注意，如果希望得到较高的偏移量，可将 R₄ 连接到 V_{DD} (= V_{REF})，而不是 V_{SS}。注意，如果希望得到更高的偏移量，可替换 R₄，直接上拉到 V_{DD}。



例 8-3: 数字控制的双极性电压源

8.5.4.1 使用例 8-3 设计双极性 DAC

有些应用需要输出范围为 $\pm 2.05\text{V}$ 且输出步进幅度为 1 mV 。下列步骤说明了设计解决方案：

1. 计算范围： $+2.05\text{V} - (-2.05\text{V}) = 4.1\text{V}$ 。
2. 计算所需的分辨率：
 $4.1\text{V}/1\text{ mV} = 4100$ 步
注意 $2^{12} = 4096$ ，因此需要 12 位分辨率。
3. 为实现双极性操作，放大器增益 (R_2/R_1) 乘以 V_{DD} ，必须等于所需的最小输出。因为通过选择电阻值 (R_1+R_2) 可实现任何增益，因此必须首先选择 V_{DD} 值。如果使用 4.1V 的 V_{DD} ，那么可以通过将 DAC 码设置为 0 来求解放大器的增益。已知所需的输出为 -2.05V ，此公式可简化为：

$$\frac{-R_2}{R_1} = \frac{-2.05}{V_{DD}} = \frac{-2.05}{4.1} \rightarrow \frac{R_2}{R_1} = \frac{1}{2}$$

如果 $R_1 = 20\text{ k}\Omega$ 且 $R_2 = 10\text{ k}\Omega$ ，那么增益将为 0.5。

4. 下一步，通过将 DAC 设定为 4096 来求解 R_3 和 R_4 ，已知所需的输出为 $+2.05\text{V}$ 。

$$\frac{R_4}{(R_3 + R_4)} = \frac{2.05\text{V} + (0.5 \cdot V_{DD})}{1.5 \cdot V_{DD}} = \frac{2}{3}$$

如果 $R_4 = 20\text{ k}\Omega$ ，那么 $R_3 = 10\text{ k}\Omega$

8.5.5 可编程电流源

例 8-3 说明了如何通过添加电压跟随器和传感器寄存器将 DAC 电压输出转换为可数字选择的电流源。

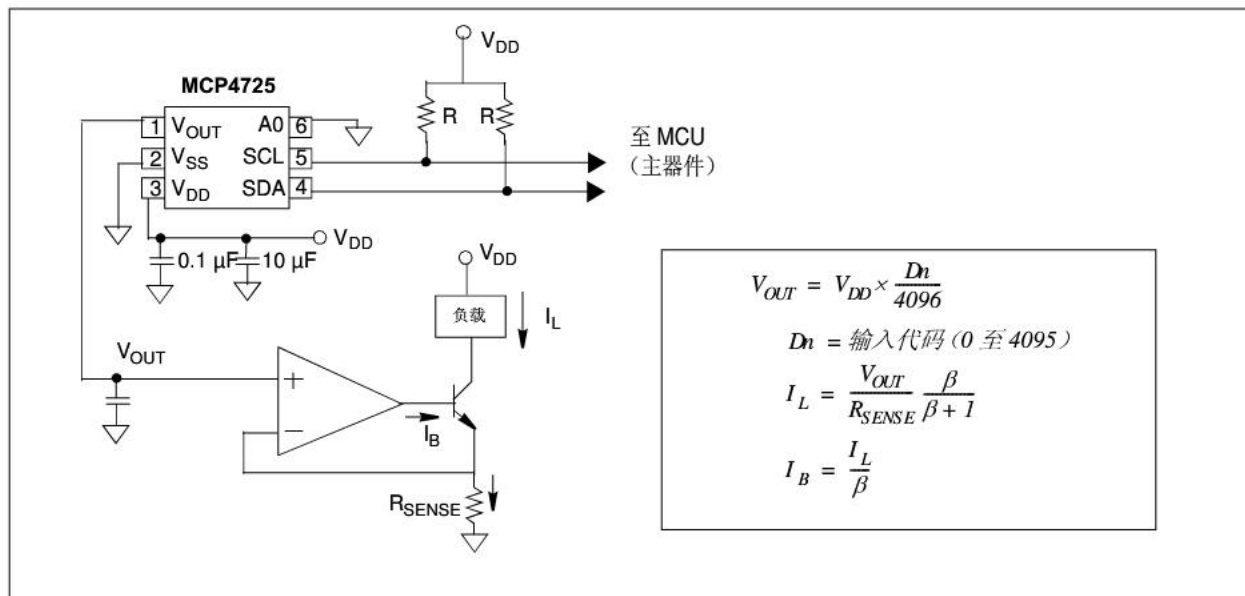


图 8-3: 可数字控制的电流源

MCP4725

注:

9.0 开发支持

9.1 评估板和演示板

MCP4725 SOT-23-6 评估板可从 Microchip Technology Inc. 获取。此板可与 Microchip 的 PICKit™ 串行分析器配合使用。用户可以编程 DAC 输入代码和 EEPROM 数据，或使用带有图形用户界面软件的 PICKit 串行分析器读取已编程的数据。请访问 www.microchip.com，以了解关于该产品的功能和可用性的更多信息。

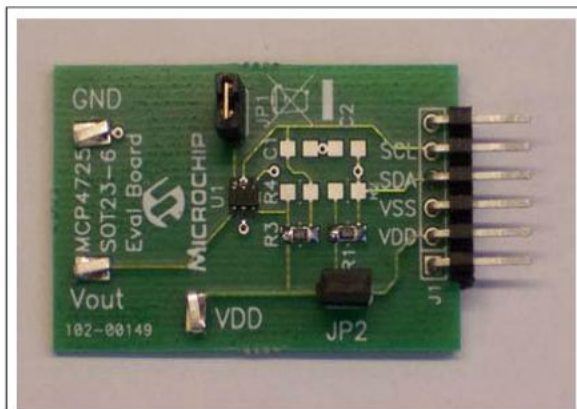


图 9-1: MCP4725 SOT-23-6 评估板

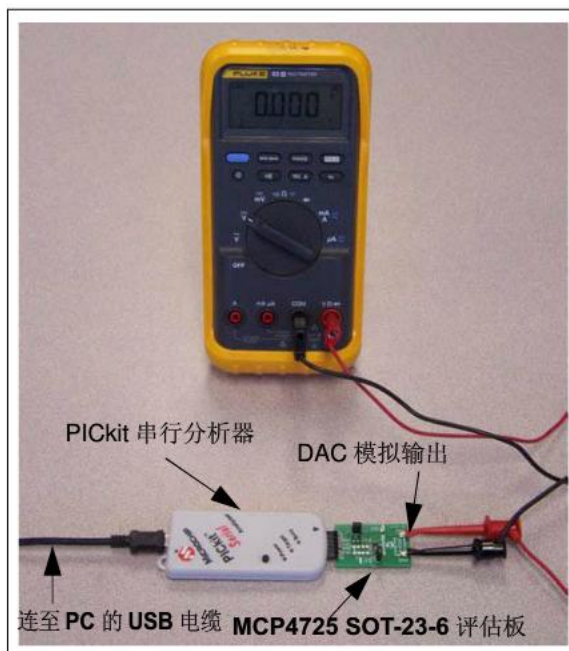


图 9-2: MCP4725 SOT-23-6 评估板与 PICKit™ 串行分析器的连接设置

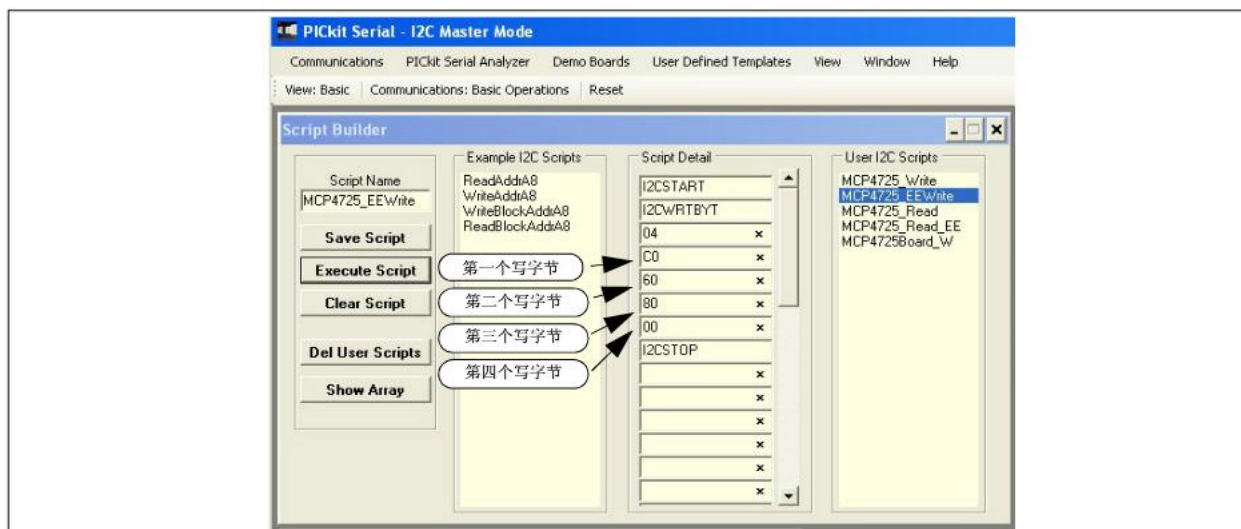


图 9-3: PICKit™ 串行分析器用户界面示例

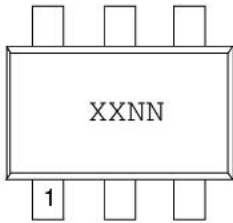
MCP4725

注:

10.0 封装信息

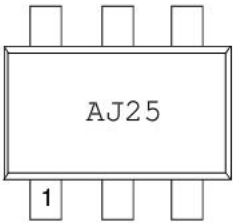
10.1 封装标识信息

6 引脚 SOT-23



部件编号	地址选项	代码
MCP4725A0T-E/CH	A0 (00)	AJNN
MCP4725A1T-E/CH	A1 (01)	APNN
MCP4725A2T-E/CH	A2 (10)	AQNN
MCP4725A3T-E/CH	A3 (11)	ARNN

示例



图注:

XX...X

Y

YY

WW

NNN

e3

*

客户信息

年份代码 (日历年的最后一位数字)

年份代码 (日历年的最后两位数字)

星期代码 (一月一日的星期代码为 “01”)

以字母数字排序的追踪代码

雾锡 (Matte Tin, Sn) 的 JEDEC 无铅标志

表示无铅封装。JEDEC 无铅标志 (

e3

) 标示于此种封装的外包装上。

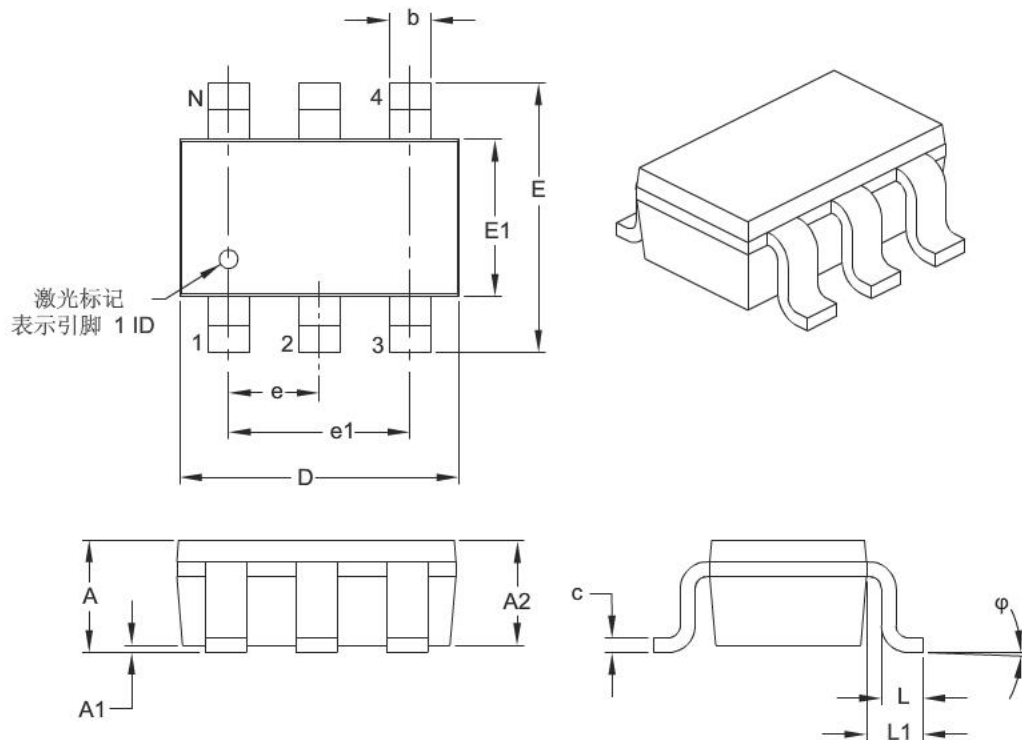
注:

Microchip 元器件编号如果无法在同一行内完整标注, 将换行标出, 因此会限制表示客户信息的字符数。

MCP4725

6 引脚塑封小外形晶体管封装 (CH) [SOT-23]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



	单位	毫米		
		最小	正常	最大
引脚数	N	6		
引脚间距	e	0.95 BSC		
外侧引脚间距	e1	1.90 BSC		
总高度	A	0.90	—	1.45
塑模封装厚度	A2	0.89	—	1.30
悬空间隙	A1	0.00	—	0.15
总宽度	E	2.20	—	3.20
塑模封装宽度	E1	1.30	—	1.80
总长度	D	2.70	—	3.10
底脚长度	L	0.10	—	0.60
引脚投影长度	L1	0.35	—	0.80
底脚倾角	φ	0°	—	30°
引脚厚度	c	0.08	—	0.26
引脚宽度	b	0.20	—	0.51

注：

1. 尺寸D和E1不包括塑模毛边和突起。塑模每侧的毛边或突起不得超过0.127 mm。
2. 尺寸和公差遵循ASME Y14.5M。

BSC：基本尺寸。理论精确值，不含公差。

Microchip Technology 图号C04-028B

附录 A: 版本历史

版本 D (2009 年 6 月)

以下为修改列表:

1. 在第 1.0 节“电气特性”中添加了 V_{DD_RAMP} 参数, 并添加第 5.4.2 节“ V_{DD} 斜升率和 EEPROM”一节进行了说明。

版本 C (2007 年 11 月)

以下为修改列表:

1. 更正了产品标识体系页中的地址选项。

版本 B (2007 年 10 月)

以下为修改列表:

1. 添加了特性图表到文档。
2. 对整个文档进行了大量编辑。
3. 添加了新的封装标识地址选项。更新了封装标识信息和封装外形图。
4. 添加了地址选项到产品标识体系页。

版本 A (2007 年 4 月)

- 本文档的初始版本。

MCP4725

注:

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或销售办事处联系。

器件编号	XX	X	X	XX
器件	地址选项	卷带式	温度范围	封装
器件:	MCP4725: 带 EEPROM 存储器的单通道 12 位 DAC			
地址选项:	XX	A2	A1	A0
	A0 *	= 0	0	外部
	A1	= 0	1	外部
	A2	= 1	0	外部
	A3	= 1	1	外部
	* 默认选项。请联系 Microchip 工厂获取其他地址选项			
卷带式:	T	=	卷带式	
温度范围:	E	=	-40°C 至 +125°C	
封装:	CH	=	6 引脚塑封小外形晶体管 (SOT-23-6)	

示例:

a) MCP4725A0T-E/CH: 卷带式, 扩展级温度, 6 引脚 SOT-23 封装, 地址选项 = A0

b) MCP4725A1T-E/CH: 卷带式, 扩展级温度, 6 引脚 SOT-23 封装, 地址选项 = A1

c) MCP4725A2T-E/CH: 卷带式, 扩展级温度, 6 引脚 SOT-23 封装, 地址选项 = A2

d) MCP4725A3T-E/CH: 卷带式, 扩展级温度, 6 引脚 SOT-23 封装, 地址选项 = A3

注:

请注意以下有关 **Microchip** 器件代码保护功能的要点：

- **Microchip** 的产品均达到 **Microchip** 数据手册中所述的技术指标。
- **Microchip** 确信：在正常使用的情况下，**Microchip** 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 **Microchip** 数据手册中规定的操作规范来使用 **Microchip** 产品的。这样做的人极可能侵犯了知识产权。
- **Microchip** 愿与那些注重代码完整性的客户合作。
- **Microchip** 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。**Microchip** 承诺将不断改进产品的代码保护功能。任何试图破坏 **Microchip** 代码保护功能的行为均可视为违反了《数字器件千年版权法案（Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 **Microchip** 产品性能和使用情况的有用信息。**Microchip Technology Inc.** 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 **Microchip Technology Inc.** 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip** 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。**Microchip** 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 **Microchip** 器件用于生命维持和/或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 **Microchip** 免于承担法律责任，并加以赔偿。在 **Microchip** 知识产权保护下，不得暗中以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、**Microchip** 徽标、dsPIC、KEELOQ、KEELOQ 徽标、MPLAB、PIC、PICmicro、PICSTART、PIC³² 徽标、rPIC 和 UNI/O 均为 **Microchip Technology Inc.** 在美国和其他国家或地区的注册商标。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL 和 The Embedded Control Solutions Company 均为 **Microchip Technology Inc.** 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MPLINK、mTouch、Octopus、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICkit、PICtail、REAL ICE、rLAB、Select Mode、Total Endurance、TSHARC、UniWinDriver、WiperLock 和 ZENA 均为 **Microchip Technology Inc.** 在美国和其他国家或地区的商标。

SQTP 是 **Microchip Technology Inc.** 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2010, **Microchip Technology Inc.** 版权所有。

ISBN:

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，**Microchip** 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

全球销售及服务网点

美洲

公司总部 **Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:
<http://support.microchip.com>
网址: www.microchip.com

亚特兰大 **Atlanta**
Duluth, GA

Tel: 678-957-9614
Fax: 678-957-1455

波士顿 **Boston**
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 **Chicago**
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 **Cleveland**
Independence, OH
Tel: 216-447-0464

Fax: 216-447-0643

达拉斯 **Dallas**
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 **Detroit**
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 **Kokomo**
Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 **Los Angeles**
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣克拉拉 **Santa Clara**
Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

加拿大多伦多 **Toronto**
Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 **Asia Pacific Office**
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong

Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 重庆
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 - 香港特别行政区
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 厦门
Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 珠海
Tel: 86-756-321-0040
Fax: 86-756-321-0049

台湾地区 - 高雄
Tel: 886-7-536-4818

Fax: 886-7-536-4803

台湾地区 - 台北
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

亚太地区

台湾地区 - 新竹
Tel: 886-3-6578-300
Fax: 886-3-6578-370

澳大利亚 **Australia - Sydney**
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 **India - Bangalore**
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

印度 **India - New Delhi**
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 **India - Pune**
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 **Japan - Yokohama**
Tel: 81-45-471-6166
Fax: 81-45-471-6122

韩国 **Korea - Daegu**
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 **Korea - Seoul**
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 **Malaysia - Kuala Lumpur**
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 **Malaysia - Penang**
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 **Philippines - Manila**
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 **Singapore**
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 **Thailand - Bangkok**
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 **Austria - Wels**
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 **Denmark - Copenhagen**
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 **France - Paris**
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 **Germany - Munich**
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 **Italy - Milan**
Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 **Netherlands - Drunen**
Tel: 31-416-690399
Fax: 31-416-690340

西班牙 **Spain - Madrid**
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 **UK - Wokingham**
Tel: 44-118-921-5869
Fax: 44-118-921-5820